

**INSTITUTO POTOSINO DE INVESTIGACIÓN
CIENTÍFICA Y TECNOLÓGICA, A.C.**

POSGRADO EN CONTROL Y SISTEMAS DINAMICOS

**Análisis de rechazo de perturbaciones usando
un compensador de armónicos impares
modificado**

Tesis que presenta

Jonhatan Abel Soto Martínez

Para obtener el grado de

Maestro en Control y Sistemas Dinámicos

Director de la tesis:
Dr. Jesús Leyva Ramos

San Luis Potosí, S.L.P., Noviembre de 2015



Constancia de aprobación de la tesis

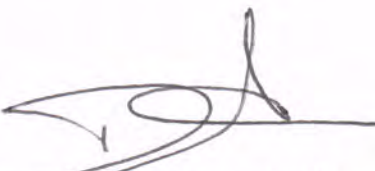
La tesis "**Análisis de rechazo de perturbaciones usando un compensador de armónicos impares modificado**" presentada para obtener el Grado de Maestro en Control y Sistemas Dinámicos fue elaborada por **Jonhatan Abel Soto Martínez** y aprobada el **cuatro de noviembre del dos mil quince** por los suscritos, designados por el Colegio de Profesores de la División de Matemáticas Aplicadas del Instituto Potosino de Investigación Científica y Tecnológica, A.C.



Dr. Jesús Leyva Ramos
Director de la tesis



Dr. Daniel Alejandro Melchor Aguilar
Jurado en el Examen



Dr. Diego Langarica Córdoba
Jurado en el Examen



Instituto Potosino de Investigación Científica y Tecnológica, A.C.

Acta de Examen de Grado

El Secretario Académico del Instituto Potosino de Investigación Científica y Tecnológica, A.C., certifica que en el Acta 016 del Libro Primero de Actas de Exámenes de Grado del Programa de Maestría en Control y Sistemas Dinámicos está asentado lo siguiente:

En la ciudad de San Luis Potosí a los 4 días del mes de noviembre del año 2015, se reunió a las 13:10 horas en las instalaciones del Instituto Potosino de Investigación Científica y Tecnológica, A.C., el Jurado integrado por:

Dr. Daniel Alejandro Melchor Aguilar

Presidente

IPICYT

Dr. Jesús Leyva Ramos

Secretario

IPICYT

Dr. Diego Langarica Córdoba

Sinodal

IPICYT

a fin de efectuar el examen, que para obtener el Grado de:

MAESTRO EN CONTROL Y SISTEMAS DINÁMICOS

sustentó el C.

Jonhatan Abel Soto Martínez

sobre la Tesis intitulada:

Análisis de rechazo de perturbaciones usando un compensador de armónicos impares modificado

que se desarrolló bajo la dirección de

Dr. Jesús Leyva Ramos


El Jurado, después de deliberar, determinó

APROBARLO

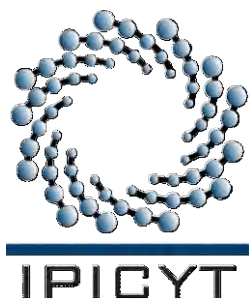
Dándose por terminado el acto a las 14:20 horas, procediendo a la firma del Acta los integrantes del Jurado. Dando fe el Secretario Académico del Instituto.

A petición del interesado y para los fines que al mismo convengan, se extiende el presente documento en la ciudad de San Luis Potosí, S.L.P., México, a los 4 días del mes de noviembre de 2015.


Mtra. Ivonne Lizette Cuevas Vélez
Jefa del Departamento del Posgrado


Dr. Marcial Bonilla Marín
Secretario Académico





Créditos Institucionales

Esta tesis fue elaborada en el Laboratorio de Procesamiento Eficiente de Energía de la División de Matemáticas Aplicadas del Instituto Potosino de Investigación Científica y Tecnológica, A.C., bajo la dirección del Dr. Jesús Leyva Ramos.

Durante la realización del trabajo el autor recibió una beca académica del Consejo Nacional de Ciencia y Tecnología 297747 y del Instituto Potosino de Investigación Científica y Tecnológica, A. C.

Dedicado a mi familia y amigos por aguantarme

Agradecimientos

A mis profesores y compañeros por su apoyo durante el proyecto

Al Instituto Potosino de Investigación Científica y Tecnológica por proporcionarme los recursos e información para la realización de esta tesis

Al M. en C. Luis Humberto Díaz Saldierna por su paciencia y apoyo durante la realización de los experimentos

Al asesor, el Dr. Jesús Leyva Ramos por brindarme su tiempo durante la realización de esta tesis

A todos los profesores del Departamento de Matemáticas Aplicadas del IPICYT por toda la ayuda brindada.

A mi familia por su apoyo durante el tiempo de elaboración de esta tesis.

Contenido

Resumen	xi
Abstract	xii
Capítulo 1 Introducción	1
1.1 Antecedentes	1
1.2 Propuesta del trabajo	4
Capítulo 2 Comparación entre los compensadores convencional y modificado.....	6
2.1 Implementación del compensador modificado	9
2.2 Selección de componentes para pruebas experimentales	13
2.3 Diseño físico del compensador	15
Capítulo 3 Estabilidad de un sistema con compensador impar modificado	20
Capítulo 4 Compensación armónica para un inversor DC/AC.....	28
Capítulo 5 Conclusiones	38
5.1 Comentarios finales	38
5.2 Trabajo futuro	39
Referencias	40
Anexos	45
Anexo A. Hojas de Datos Integrado MN3007	45
Anexo B. Hojas de Datos Integrado MN3101	50

Lista de figuras

Figura 1.1. Diagrama de bloques de un sistema de control en lazo cerrado.	2
Figura 1.2. Implementación del compensador convencional.	3
Figura 1.3. Implementación del compensador modificado.	5
Figura 2.1. Ejemplo de una línea de retardo analógica.....	7
Figura 2.2. Diagrama eléctrico del dispositivo BBD.	8
Figura 2.3. Modelo en tiempo continuo y localización de polos y ceros para una clase de compensadores de armónicos impares: (a) convencional, y (b) modificado.	9
Figura 2.4. Compensadores de armónicos impares con filtro: (a) convencional y (b) modificado.....	12
Figura 2.5. Arreglo convencional del filtro.	12
Figura 2.6. Integrado BBD MN3007.	13
Figura 2.7. Integrado MN3101.	14
Figura 2.8. Circuito oscilador RC.	14
Figura 2.9. Circuito básico para línea de retardo.....	15
Figura 2.10. Circuito implementado para línea de retardo y filtro.....	16
Figura 2.11. Señales del circuito implementado (arriba hacia abajo): Entrada (1.5 V, Offset 3 V, 60 Hz) Señal con retardo (aproximadamente 50 ms) y Pre filtrado (Magnitud 5 V/div), (Tiempo 20 ms/div).....	16
Figura 2.12. Circuito implementado para compensador convencional.	17
Figura 2.13. Respuesta en frecuencia del compensador convencional implementado experimentalmente (Magnitud 0.01 dB/div) (Frecuencia 10 Hz/div).....	18

Figura 2.14. Circuito implementado para compensador modificado.....	18
Figura 2.15. Respuesta en frecuencia del compensador modificado implementado experimentalmente (Magnitud 0.04 dB/div) (Frecuencia 10 Hz/div).....	19
Figura 3.1. Ubicación de ceros y polos en: (a) compensador modificado y (b) compensador modificado con filtro.....	21
Figura 3.2. Sistema general de control con compensador armónico modificado.	22
Figura 3.3. Sistema equivalente para el sistema en lazo cerrado.	25
Figura 4.1. Representación del inversor DC/AC.....	29
Figura 4.2. Respuesta en frecuencia para la ganancia de lazo con: a) Compensador convencional, b) Compensador modificado (Magnitud 20 dB/div).	31
Figura 4.3. Función de sensibilidad usando: a) Compensador convencional, b) Compensador modificado (Magnitud 10 dB/div).....	33
Figura 4.4. Perturbaciones introducidas al sistema (Magnitud 100 V/div), (Tiempo 0.02 s/div).....	34
Figura 4.5. Magnitud de la señal de error en el sistema: (a) sin compensador (Magnitud 10 V/div), (b) con compensador convencional (Magnitud 2 V/div) y (c) con compensador modificado (Magnitud 0.5 V/div), (Tiempo 0.02 s/div).	36

Glosario de Términos y Acrónimos

L	Inductancia
R	Resistencia
C	Capacitancia
$\sup(m)$	Supremo de m
CA	Corriente alterna
CD	Corriente directa
BBD	Retardo por acoplamiento de capacitores
Op am	Amplificador operacional
FPB	Filtro pasa-bajas
L_n^m	Espacio de las funciones acotadas y continuas a pedazos definido en la norma n y señal de entrada de dimensión m
RH_∞	Espacio de las funciones racionales, estables y con coeficientes reales
$RH_\infty^{p \times p}$	Espacio de las funciones racionales, estables y con coeficientes reales de dimensiones $p \times p$
L^{-1}	Transformada inversa de Laplace
L_2	Conjunto de las funciones $g(t)$ tal que $\int_0^\infty g(t)^2 dt < \infty$.
$\bar{\sigma}(m)$	Denota en valor singular más grande de m
$S_G(s)$	Función de sensibilidad

Resumen

Una de las funciones principales de un controlador es el seguimiento de una señal de referencia por parte de la planta, sin embargo esto conlleva también la necesidad de que el seguimiento sea lo suficientemente preciso. Lo anterior se refleja de manera particular en aquellos sistemas que funcionan con un comportamiento periódico, ya que adicionalmente al seguimiento de señales, se presentan perturbaciones con un comportamiento también periódico. Los compensadores armónicos pueden ser fácilmente contruidos haciendo uso de un arreglo adecuado de una línea de retardo y una retroalimentación. Se ha demostrado que los compensadores armónicos pueden ser una estrategia muy útil para el seguimiento de referencias periódicas o el rechazo de señales de perturbación periódicas con un periodo conocido.

En esta tesis se da una introducción acerca del funcionamiento del control repetitivo usando el compensador convencional. Se ilustran las diferencias entre el compensador convencional y un compensador modificado, el cual tiene una trayectoria de prealimentación, y se realiza un estudio comparativo experimental entre ambos. Se analiza la estabilidad de un sistema en lazo cerrado cuando el compensador modificado es instalado. Usando el teorema de ganancia pequeña se obtienen las condiciones de estabilidad usando compensadores modificados. Se presenta el diseño de un compensador para ser implementado en un inversor DC/AC. Al final se presenta una sugerencia de los pasos que se deben seguir para el diseño de compensadores modificados para el seguimiento y/o rechazo de perturbaciones periódicas.

Abstract

One of the main functions of a controller is the tracking of a reference signal by the plant; however, this means there is also the need for a precise tracking. The above is reflected in particular manner in systems that work with a periodic behavior, this due to the fact that additional to the signal tracking, there are disturbances with a periodic behavior. The harmonic compensator can be easily built using a delay line and a feedback loop. It has been shown that harmonic compensators can be a useful strategy for the tracking of periodic references or the rejection of periodic disturbance signals with a known period.

In this thesis an introduction is given about the operation of repetitive control using the conventional compensator. The differences between the conventional compensator and a modified compensator, which has a feed forward loop, will be illustrated and a comparative study will be done. The stability of a system in a closed-loop with an installed modified compensator will be analyzed. Using the small gain theorem, the conditions for robust stability using modified compensator will be obtained. A design of a compensator to be implemented in a DC/AC inverter is shown. At the end, a suggestion for the steps to be followed for the design of modified compensators for the tracking/rejection of periodic disturbances are given.

Capítulo 1

Introducción

1.1 Antecedentes

Hoy en día, la calidad de la energía utilizada es muy importante, por lo tanto el rechazo de perturbaciones en las fuentes de alimentación se ha vuelto considerablemente más importante con el paso del tiempo. El rechazo de perturbaciones se puede realizar principalmente a través de dos tipos de elementos: los filtros activos y los filtro pasivos. La diferencia entre ambos está definida por los componentes que los forman, mientras que los filtros pasivos están compuestos únicamente por elementos pasivos (resistencias, capacitores e inductores) [1], los filtros activos se componen además de una fuente de poder adicional para compensar las cargas no lineales en el sistema, los cuales permiten un mayor rango de configuraciones para el filtro [2].

Una aplicación del rechazo de perturbaciones es en el caso de sistemas con una referencia periódica. Las señales periódicas, ya sea referencias o perturbaciones, se encuentran frecuentemente en sistemas mecánicos, robótica y en electrónica de potencia. En este tipo de sistemas se presentan también perturbaciones periódicas, cuya frecuencia es fundamentalmente dependiente de la frecuencia de la señal de referencia. Algoritmos de control especializados son particularmente útiles para compensar armónicos o cancelar errores que son periódicos en el tiempo, algunos de los cuales son estudiados en el control repetitivo [3]. Sin embargo, es necesario tomar en cuenta que la regulación del comportamiento del sistema es debida al controlador, esto significa que la introducción de un compensador contribuye específicamente a monitorear la entrada del sistema y al rechazo de perturbaciones particulares.

El control repetitivo tiene sus bases en el Principio del Modelo Interno. El Principio del Modelo Interno establecido en 1976 por Francis y Wonham [4], define criterios estructurales necesarios para ciertos reguladores, los cuales mantienen estabilidad en la salida en lazo cerrado aún en la presencia de pequeñas perturbaciones en los parámetros del sistema. Este define condiciones estructurales necesarias para el seguimiento de señales y/o rechazo de perturbación en el cual la señal de referencia o las señales de perturbación tienen un comportamiento periódico y un periodo conocido.

Principio del Modelo Interno

Supóngase un sistema como el ilustrado en la Figura 1.1, donde $G_c(s)$ es un control estabilizador diseñado adecuadamente para la planta $G_p(s)$; $R(s)$, $E(s)$ y $C(s)$ son las transformadas de Laplace de la referencia, $r(t)$, el error $e(t)$ y la salida $c(t)$ respectivamente. Si la perturbación de entrada, perturbación de salida o referencia $r(t)$, posee $\Gamma(s)$ como su polinomio generador, entonces un control $\Gamma(s)^{-1}G_c(s)$, será capaz de rechazar asintóticamente los efectos de la perturbación y causará el seguimiento de la referencia por parte de la salida [5,6].

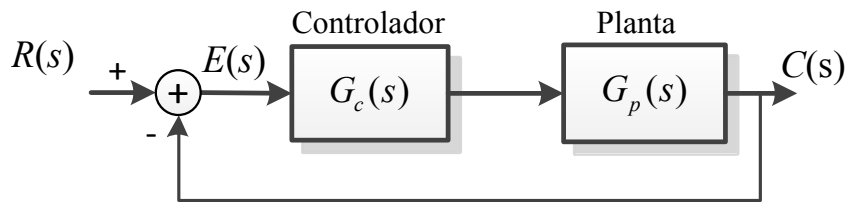


Figura 1.1. Diagrama de bloques de un sistema de control en lazo cerrado.

El Principio del Modelo Interno forma una de las bases para la teoría del control repetitivo [3], el cual surge en 1981 [7] como una solución alternativa para el rechazo o seguimiento de señales periódicas. Como una implementación del control repetitivo, el desarrollo del compensador de armónicos fue motivado para el rechazo de perturbaciones periódicas en el sistema de alimentación para un magneto sincrotrón de protones y para el seguimiento de referencias periódicas de entrada en control de

movimiento [8]. Desde entonces, el control repetitivo ha sido usado en el control de trayectoria de brazos robot [9,10], control de posicionamiento de herramientas a alta velocidad en maquinado no circular [11], posicionamiento de cabeza lectora en discos duros [12], control de velocidad en motores [13], control de excentricidad en procesos de rolado [14], control de mecanismos rotatorios [15], entre otros.

La compensación armónica también es utilizada en filtros de potencia activa [16], fuentes de poder ininterrumpibles [17] e inversores de potencia modulados por ancho de pulso [18] están entre las aplicaciones más interesantes. Trabajo teórico describiendo la estabilidad del control repetitivo pueden ser encontradas en [19–21] para sistemas lineales y en [22] para sistemas no lineales. Se ha realizado una propuesta interesante para una estrategia de monitoreo de control repetitivo para armónicos impares, estable, y robusta de segundo grado en [23], la cual describe como el desempeño de un sistema de control repetitivo convencional se degrada. El problema de seguimiento y rechazo de señales periódicas para un sistema lineal de múltiples entradas y múltiples salidas sometido a saturación de control se discute en [24].

En los compensadores armónicos, un simple retardo en un arreglo apropiado de retroalimentación puede reproducir un número infinito de polos en el eje imaginario lo que conlleva a un sistema de dimensión infinita. Existen un gran número de aplicaciones en la literatura técnica donde la línea de retardo es reproducida digitalmente [25]; sin embargo, la línea de retardo puede ser reproducida con excelentes resultados de manera analógica, lo que lleva a una implementación mucho más simple [26]. Típicamente, la línea de retardo ha sido agregada en la línea directa produciendo cambios de fase de 360° .

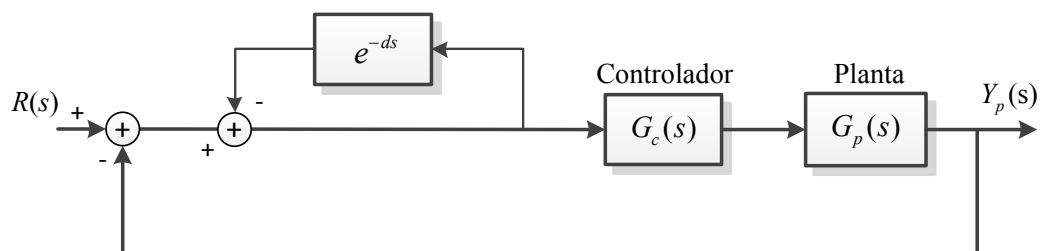


Figura 1.2. Implementación del compensador convencional.

Cuando el retardo es agregado al lazo de retroalimentación, la fase cambia entre 90° y -90° ; y por lo tanto; es mucho mejor para diseño de compensadores. La retroalimentación positiva es usada para compensar todos los armónicos y la retroalimentación negativa para los armónicos impares como se muestra en la Figura 1.2. Más aún, cuando un lazo de prealimentación es incluido en el esquema anterior, un conjunto infinito de filtros resonantes en todos los armónicos [27] (retroalimentación positiva) o lo armónicos impares [28] (retroalimentación negativa), son producidos a la par de un conjunto infinito de ceros que se encuentran entre dos filtros resonantes consecutivos.

Los compensadores generados por un conjunto de filtros resonantes se requieren en los esquemas repetitivos. Otras clases de compensadores han sido propuestos; por ejemplo, un compensador dual [29] o un compensador de múltiples periodos donde varios compensadores son colocados en paralelo [30-31].

1.2 Propuesta del trabajo

En este trabajo, se estudia la estabilidad de los sistemas de lazo cerrado usando una clase de compensadores armónicos para el rechazo de perturbaciones armónicas impares [28] como se muestra en la Figura 1.3. Se obtienen condiciones de estabilidad haciendo uso del teorema de ganancia pequeña, a partir de las cuales se generan condiciones de diseño para el compensador. Se muestran también resultados experimentales y simulados de la respuesta de compensadores de armónicos modificados implementados en sistemas en lazo cerrado.

En el Capítulo 2 se ilustran las diferencias entre el compensador modificado y el compensador convencional, así como un comparativo experimental entre ambos. Se comparan también los diferentes métodos en que se puede implementar la línea de retardo necesaria para el compensador de armónicos, así como las condiciones de diseño para la implementación física del compensador. En este capítulo también se muestran la respuesta en frecuencia experimental de ambas clases de compensadores

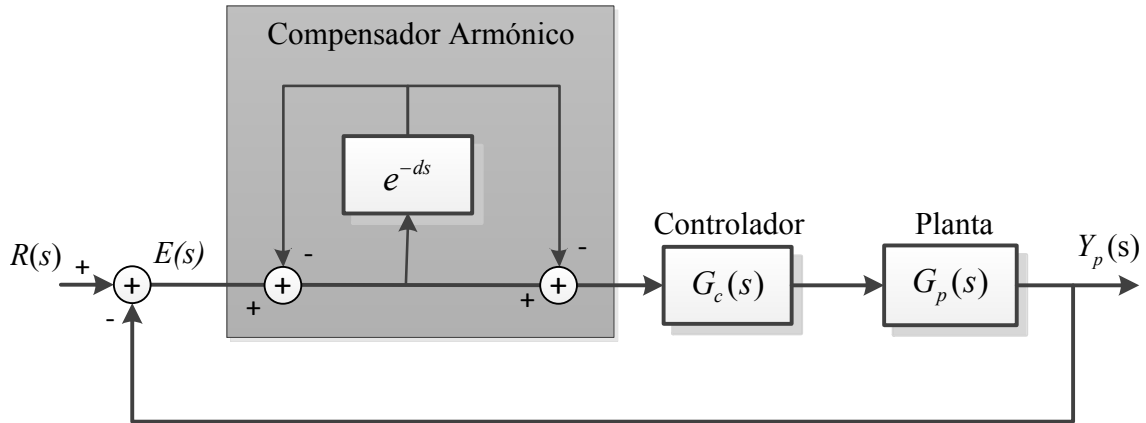


Figura 1.3. Implementación del compensador modificado.

. En el Capítulo 3 se muestra el análisis de estabilidad para este tipo de compensadores haciendo uso del teorema de ganancia pequeña. Se da una introducción en las bases en las cuales el compensador de armónicos funciona. Se muestran además las condiciones que tiene que cumplir el compensador de armónicos modificado así como de los sistemas en que este se implementa. En el Capítulo 4 se muestra mediante la simulación, la capacidad de rechazo del compensador cuando es implementado en un inversor DC/AC, así como una guía paso a paso para el diseño del compensador modificado. Finalmente en el Capítulo 5, se realiza una colección de todas las conclusiones a lo largo del trabajo.

Capítulo 2

Comparación entre los compensadores convencional y modificado

El Principio de Modelo Interno establece que una salida controlada puede seguir una referencia periódica si el polinomio generador (un modelo del sistema) de la referencia se incluye en el lazo de retroalimentación de un sistema estable. Implementando este principio en un sistema; a través del control repetitivo, es posible realizar un seguimiento asintótico de una entrada de naturaleza periódica o rechazar una perturbación de naturaleza periódica.

Un filtro resonante puede ser usado para rechazar perturbaciones cuya frecuencia coincida con aquella a la que el filtro este sintonizado. Siguiendo ésta idea, si una señal periódica puede ser representada por una suma de un conjunto infinito de señales en diferentes frecuencias, entonces un número infinito de filtros resonantes son requeridos para seguir o rechazar dicha señal periódica. Una línea de retardo en el lazo de retroalimentación puede ser usada para producir un número infinito de polos, logrando de esta manera simular un número infinito de filtros resonantes. Para generar la línea de retardo, se han propuesto diversas líneas de desarrollo:

1. Implementación de una línea de retardo con circuitos en electrónica analógica

También conocida como línea de retardo pasiva. Se realiza a través de una combinación de capacitores, los cuales son interconectados a través de inductores. La magnitud del retardo generado por ésta implementación está relacionada directamente por las magnitudes de la capacitancia y la impedancia. Los valores del retardo para este sistema están entre $0.1 \mu s$ a $0.1 s$.

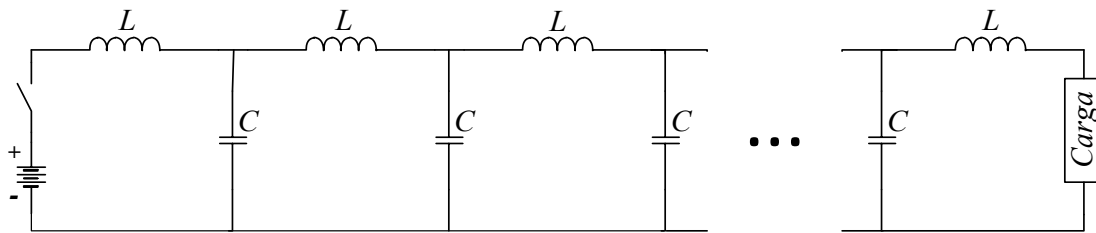


Figura 2.1. Ejemplo de una línea de retardo analógica.

La desventaja principal es la obtención de un retardo preciso esto se debe a que la obtención de valores precisos en los inductores es difícil. Adicionalmente, debido a la forma en que el retardo se genera, entre mayor sea la magnitud del retardo deseado, se requerirá una mayor cantidad de componentes lo cual reduce la eficiencia total del circuito debido a la disipación que puede ocurrir en los inductores.

2. Implementación de una línea de retardo con circuitos en electrónica digital.

La implementación digital se basa en el uso de un convertidor analógico/digital, un registro de corrimiento y un convertidor digital/analógico. A diferencia del método analógico, este sistema no incrementa la cantidad de componentes necesarios conforme se incrementa el retardo. Desafortunadamente esta configuración enfrenta otros problemas como:

- Tiene un mayor costo
- Puede haber imprecisiones debido a los errores durante la conversión
- Su sintonización resulta complicada debido a los errores por redondeo

3. Implementación híbrida

Una implementación combinada de ambos métodos es una estructura conocida como BBD (Retardo por acoplamiento de capacitores). Consiste de un arreglo de capacitores interconectados a través de elementos de transmisión. El tiempo de cierre de cada uno de los interruptores es controlado por una señal de reloj externa. Cada vez que una señal de reloj es enviada al circuito, la señal medida es conservada en el primer capacitor, mientras que la señal almacenada en este es transmitida al siguiente capacitor. La señal

análoga almacenada se mueve a lo largo de la línea de capacitores, un paso por cada señal del reloj externo.

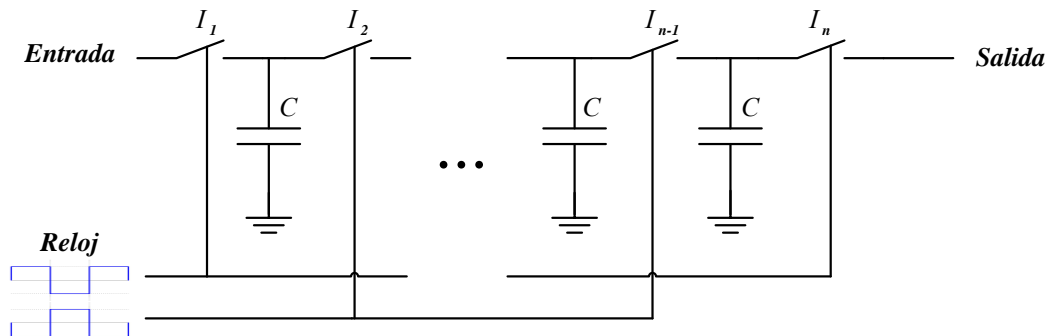


Figura 2.2. Diagrama eléctrico del dispositivo BBD.

La implementación de un dispositivo BBD presenta también complicaciones. La más importante de estas es la pérdida de voltaje dentro de la línea de capacitores. Esto se observa al incrementar la magnitud del retardo. Al incrementar el número de desplazamientos de la señal en los capacitores, se incrementará la disipación de voltaje, esto resultará en una pérdida de la calidad de la señal de salida. Para solucionar este problema, se propone reducir la frecuencia de la señal de reloj; esto sin embargo, puede causar una pérdida de voltaje dentro de los capacitores.

Una implementación alternativa es hacer uso de un circuito integrado analógico. El dispositivo BBD fue creado en 1968 por Sangster en Philips para realizar un retardo en el tiempo en un circuito analógico de manera efectiva. Para poder reducir alisado, distorsión y ruido, los dispositivos BBD se acompañan típicamente con filtros y dispositivos de compensación. La arquitectura clásica del circuito es relativamente simple. En el retardo generado por dispositivo BBD, la señal de entrada es pasada en la línea de retardo con una señal de reloj variable.

En cualquier sistema BBD, el retardo total está dado por

$$\text{Tiempo de Retardo} = \frac{N}{2f_{cp}} \quad (2.1)$$

donde N representa el número de etapas del BBD y f_{cp} es la frecuencia de reloj. La alteración de la frecuencia de la señal de reloj genera un cambio en el tiempo que es necesario para que la señal se propague a través de todos los pasos del BBD. Debido a que la velocidad de muestreo está dada por $f_{cp} / 2$ ninguna señal con una frecuencia mayor a esta puede ser enviada a través del sistema.

2.1 Implementación del compensador modificado

En el método tradicional, los esquemas de compensación consisten de un solo retardo en el lazo de retroalimentación. Una modificación de los esquemas convencionales consiste en agregar un lazo de prealimentación después del retardo [28]. Con esta modificación se busca introducir ceros entre pares consecutivos de polos y de esta manera mejorar la naturaleza selectiva del esquema de compensador convencional. El modelo continuo en el tiempo de los compensadores armónicos convencional y modificado, el cual incluye el lazo de prealimentación, se muestra en la Figura 2.3(a) y (b) respectivamente, así como la ubicación de polos y ceros.

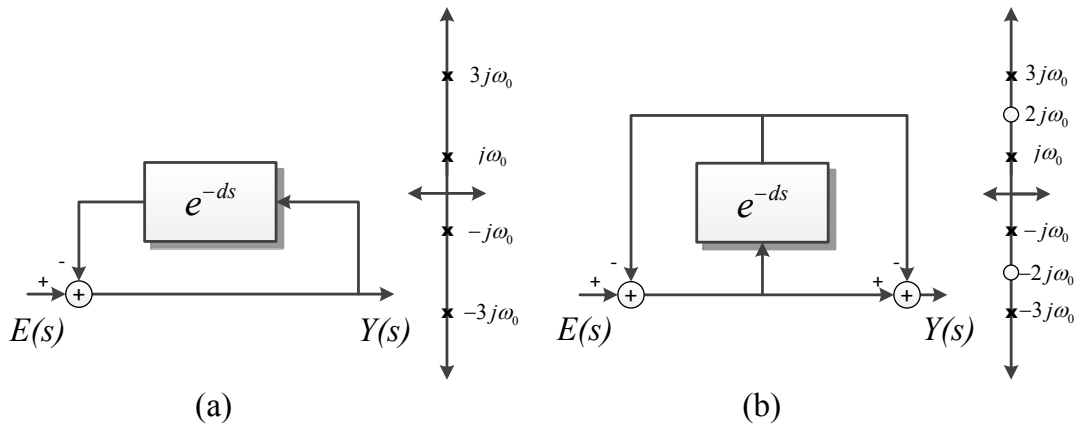


Figura 2.3. Modelo en tiempo continuo y localización de polos y ceros para una clase de compensadores de armónicos impares: (a) convencional, y (b) modificado.

La función de transferencia para la clase de compensadores modificados para armónicos (Figura 2.3(b)) impares es dada por:

$$\frac{Y(s)}{E(s)} = O(s; d) = \frac{1 - e^{-ds}}{1 + e^{-ds}} \quad (2.2)$$

donde $Y(s)$ es la salida del compensador, $E(s)$ es la entrada (normalmente la señal de error), d un numero positivo real representando el retardo en el tiempo.

Para la función de transferencia $O(s; d)$ los polos pueden ser encontrados usando la expresión $e^{-ds} = -1$. Nótese que la función compleja $e^{-ds} \Big|_{s=j\omega} = -1$ es verdadera para $d\omega = \pi(2k+1)$ para toda k tal que $k = 0, \pm 1; \pm 2, \dots, \pm \infty$. Por lo tanto, este compensador contiene solo múltiplos impares de la frecuencia fundamental. La frecuencia fundamental del compensador para impares es $\omega_0 = \pi/d$. El retardo en este compensador puede ser calculado usando $d = 1/2f_0$, donde $\omega_0 = 2\pi f_0$. Nótese que por la naturaleza de la función de transferencia, los ceros de $O(s; d)$ están localizados en los puntos medios entre dos polos consecutivos, esto es en los armónicos pares de ω_0 ; esto conlleva a que exista un cero en el origen.

Es claro que debido a su naturaleza, el compensador anterior muestra en el diagrama de Bode, un conjunto infinito de picos centrados en los múltiplos impares de la frecuencia fundamental. Más aún, debido a las presencia de ceros, valles aparecen entre dos polos consecutivos. Debido a que las expresiones resultantes contienen polos y ceros, el conjunto de picos y valles son, en teoría, de ganancia infinita ($+\infty$ dB en las frecuencias resonantes y $-\infty$ en los valles); por lo tanto, problemas de inestabilidad pueden resultar al cerrar el lazo de control. El compensador de armónicos impares anterior puede ser reescrito como una suma infinita de filtros resonantes de la siguiente manera [28]:

$$O(s; d) = \frac{4}{d} \left\{ \sum_{k=1}^{\infty} \left(\frac{2s}{s^2 + (2k-1)\omega_0^2} \right) \right\} \quad (2.3)$$

La expresión anterior muestra que este compensador reproduce exactamente un conjunto infinito de filtros resonantes en los múltiplos impares de la frecuencia; debido a esto, es un esquema apropiado para ser usado en compensación armónica.

El compensador mencionado antes no está listo aun para ser usado en aplicaciones reales. Es necesario agregar amortiguamiento a todos los polos y ceros deslizándolos ligeramente a la izquierda del eje imaginario. Como consecuencia de este simple proceso de deslizamiento, la amplitud de los picos se vuelve acotada. La manera en que este cambio se realiza es la siguiente: $O(s+a; d)$ para $a > 0$. Nótese que esto es equivalente a multiplicar la función exponencial por un factor de ganancia de $K = e^{-da}$, resultado de esto para una ganancia de $0 < K < 1$, los polos y los ceros se mueven a la izquierda. Se puede observar que mientras mayor sea la magnitud de K , menor será la distancia a entre el eje imaginario y la ubicación de los polos y ceros, esta distancia significa, sin embargo, que la capacidad de rechazo se reducirá en altas frecuencias; este hecho hace necesario alcanzar un compromiso entre la estabilización y la capacidad de rechazo en las frecuencias superiores. Adicionalmente, es fácil mostrar que la ganancia en los picos resonantes en las frecuencias resonantes; originalmente de magnitud infinita, ahora alcanzan una magnitud máxima de $(1-K)/(1+K)$.

Con el objetivo de resolver el problema de inestabilidad en los polos de alta frecuencia, es necesario incluir un simple filtro pasa-bajas (FPB, por sus siglas) $f(s)$ como se muestra en la Figura 2.4. Esta modificación restringe el ancho de banda de los compensadores pero es necesario proveer robustez de estabilidad [19] como se mostrará después.

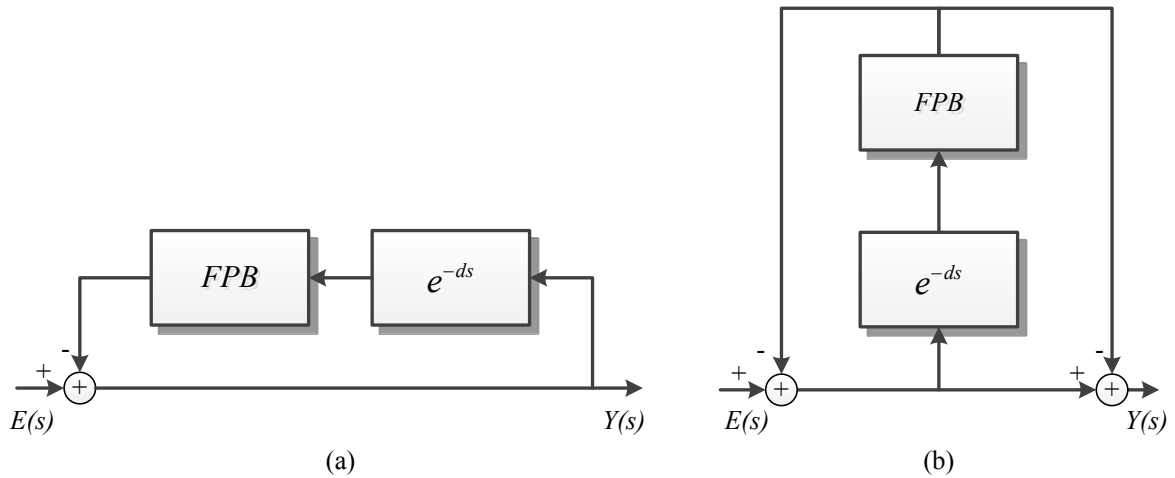


Figura 2.4. Compensadores de armónicos impares con filtro: (a) convencional y (b) modificado.

La función de transferencia del compensador de armónicos modificado con el filtro pasa-bajas implementado está dada ahora por:

$$O(s; d) = \frac{1 - f(s)e^{-ds}}{1 + f(s)e^{-ds}} \quad (2.4)$$

El diseño del filtro dependerá del compromiso entre la estabilidad y la pérdida de capacidad de rechazo en las frecuencias altas. Para este sistema, la estructura convencional del filtro pasa-bajas es suficiente; sin embargo es preferible tener un valor de K ajustable para tener control sobre las capacidades de rechazo y estabilidad. Los valores de la ganancia K y el valor de la frecuencia de corte, son determinadas por los valores de los elementos R_1 , R_2 , R_3 y C .

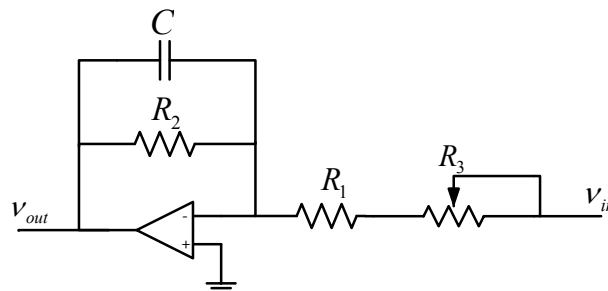


Figura 2.5. Arreglo convencional del filtro.

La función de transferencia del filtro

$$\frac{V_{out}(s)}{V_{in}(s)} = f(s) = K \frac{1}{\tau s + 1} \quad (2.5)$$

donde

$$K = -\frac{R_2}{R_1 + R_3} \quad (2.6)$$

$$\tau = R_2 C \quad (2.7)$$

$$f_{cut} = \frac{1}{\tau} \quad (2.8)$$

siendo f_{cut} la frecuencia de corte del filtro. Se puede observar en (2.6) que el valor de ganancia K es negativo, esto se puede solucionar fácilmente haciendo uso de un amplificador operacional adicional en su modo inversor.

2.2 Selección de componentes para pruebas experimentales

Para el diseño del compensador, es necesario seleccionar el método por el cual se generará el retardo en el tiempo. Se tienen dos alternativas para generar la línea de retardo que es necesaria, analógica o digitalmente. Tomando en cuenta que el retardo necesario en el dispositivo es de pequeña magnitud, se decidió utilizar el circuito BBD analógico MN3007.

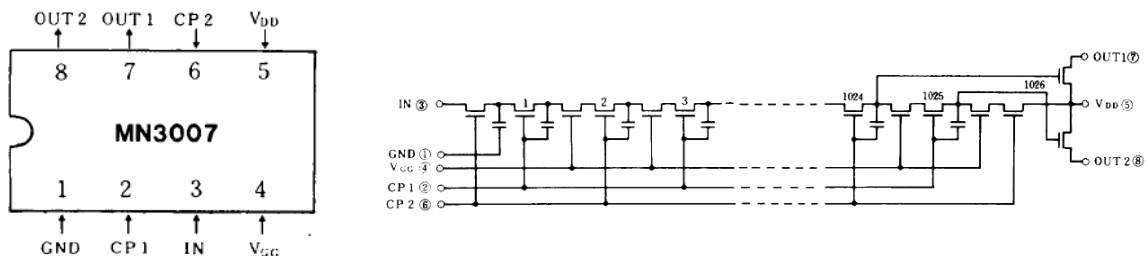


Figura 2.6. Integrado BBD MN3007.

Como parte de la implementación, es necesario generar un circuito de reloj externo, para esto se utilizó el integrado MN3101. Su uso en combinación con el MN3007 es de uso común y, debido a esto, su implementación presenta muy pocas complicaciones.

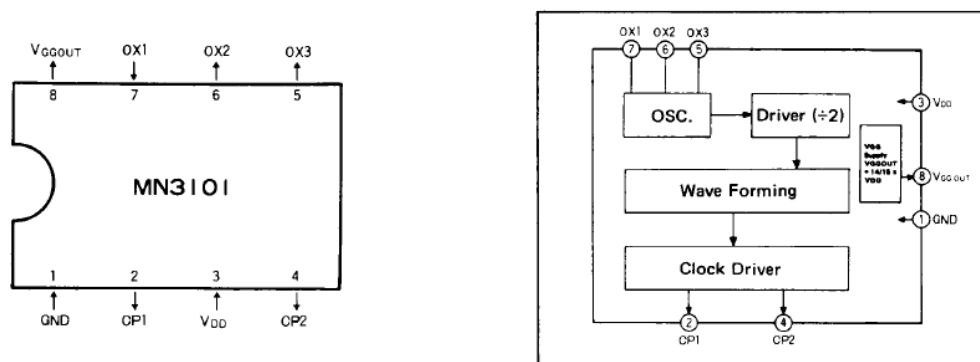


Figura 2.7. Integrado MN3101.

Para generar la señal de oscilación necesaria para generar la señal del reloj, se utilizara un circuito RC como se ilustra en la Figura 2.8.

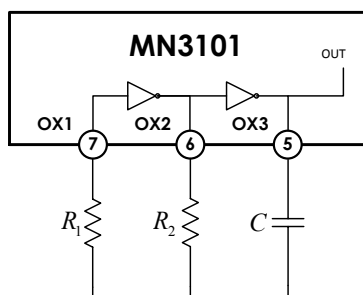


Figura 2.8. Circuito oscilador RC.

La frecuencia de oscilación f_c del circuito oscilador está dada por

$$f_c \approx \frac{1}{2.2(R_2C)} \quad (2.9)$$

2.3 Diseño físico del compensador

Tomando en cuenta las características mencionadas, se seleccionaron los componentes y diferentes estructuras para cada uno de los bloques que son necesarios en el dispositivo. El dispositivo base para el dispositivo BBD se muestra en la Figura 2.9

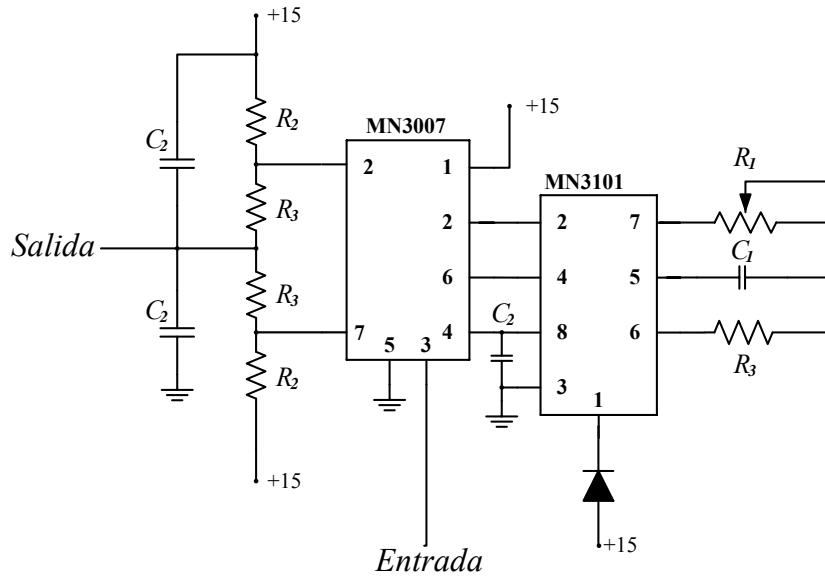


Figura 2.9. Circuito básico para línea de retardo.

Dado el sistema que se diseñó, y con base en las ecuaciones (2.1) y (2.9) los valores de R_1 y C_1 determinan la frecuencia de la señal de reloj. Debido a esto R_1 se definirá como el valor ajustable, lo que nos permitirá incrementar o reducir la frecuencia del reloj; y por consiguiente, la magnitud del retardo. Los valores del retardo para el integrado MN3007 pueden ser obtenidos en el rango de 5.12 ms a 51.2 ms dependiendo de la combinación de R_1 , C_1 y R_3 que se tenga en el circuito de oscilación.

Para complementar el circuito del BBD, es necesario integrar los bloques que se mencionaron anteriormente. Para implementarlos dentro del dispositivo, se utilizaran arreglos conocidos con amplificadores operacionales. El circuito implementado se muestra en la Figura 2.10. Como se mencionó antes la magnitud total del retardo estará dada de acuerdo a la magnitud de R_1 .

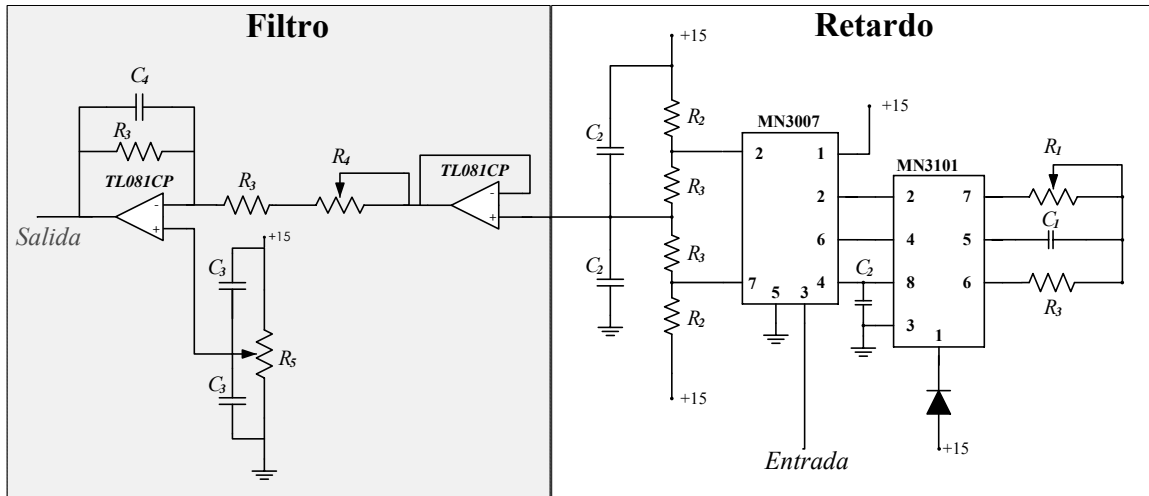


Figura 2.10. Circuito implementado para línea de retardo y filtro.

En la Figura 2.11, se muestra el comportamiento de la señal en las diferentes etapas del dispositivo. Se puede observar que antes de que la señal pase por el filtro, esta tiene un contenido armónico de alta frecuencia, esto se debe a que el uso de un reloj externo al BBD genera una perturbación de alta frecuencia debido al circuito oscilador.

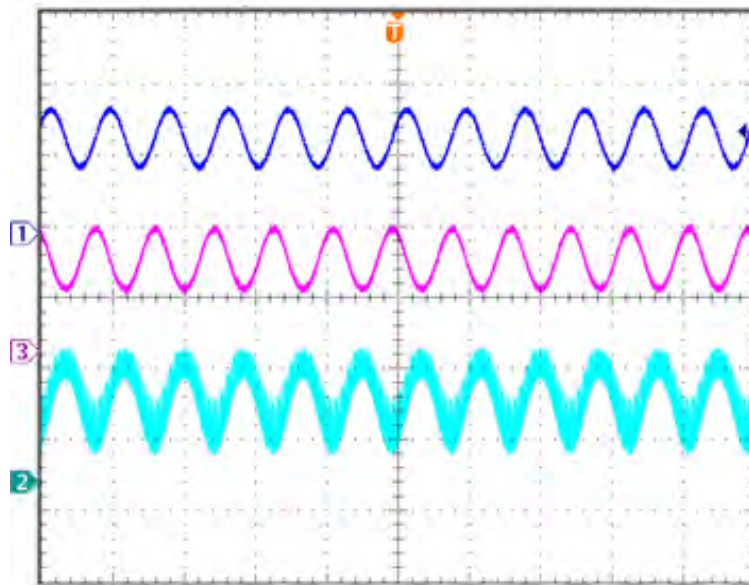


Figura 2.11. Señales del circuito implementado (arriba hacia abajo): Entrada (1.5 V, Offset 3 V, 60 Hz), Señal con retardo (aproximadamente 50 ms) y Pre filtrado (Magnitud 5 V/div), (Tiempo 20 ms/div).

Con el objetivo de implementar un compensador convencional, se agregará una línea de retroalimentación. El diseño del circuito básico para el compensador convencional se muestra en la Figura 2.12

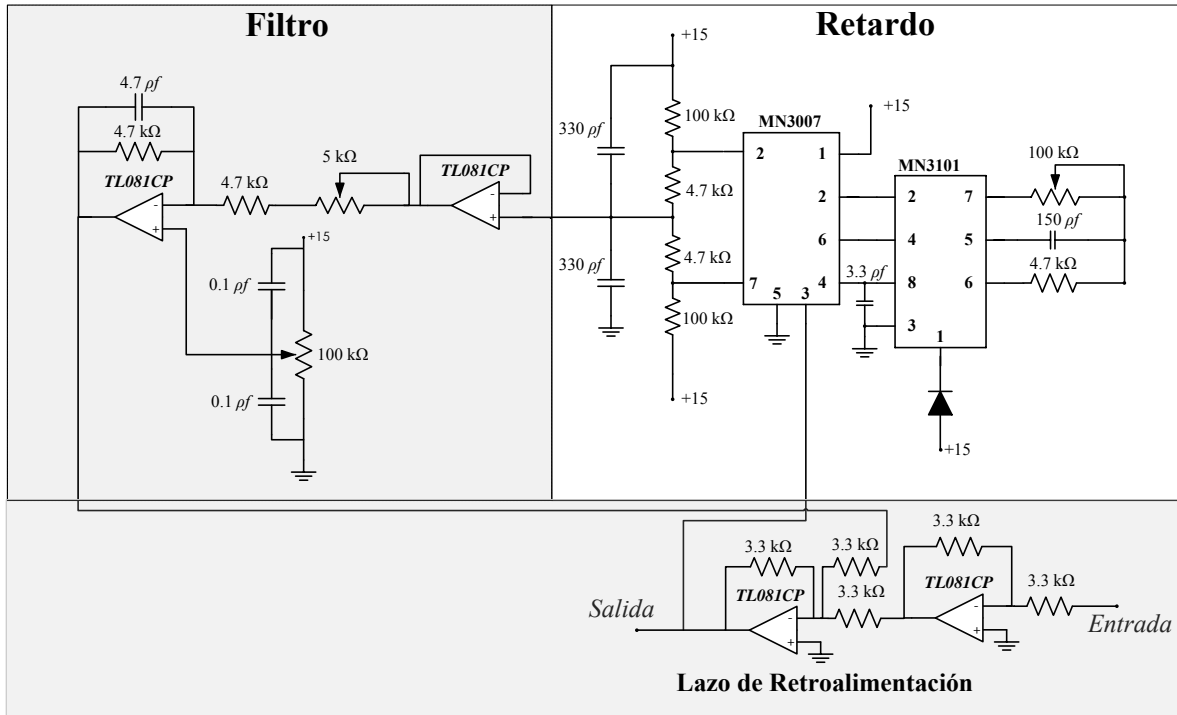


Figura 2.12. Circuito implementado para compensador convencional.

En la Figura 2.13 se puede observar los resultados experimentales para la respuesta en frecuencia del dispositivo ilustrado en la Figura 2.12, en esta es posible observar que; para el compensador de armónicos impares convencional, la respuesta del compensador está sintonizada en los múltiplos impares de la frecuencia fundamental de la referencia (60 Hz). Lo anterior significa que el compensador rechazará señales cuya frecuencia tenga la misma magnitud que cualquier múltiplo impar de la frecuencia de la referencia.

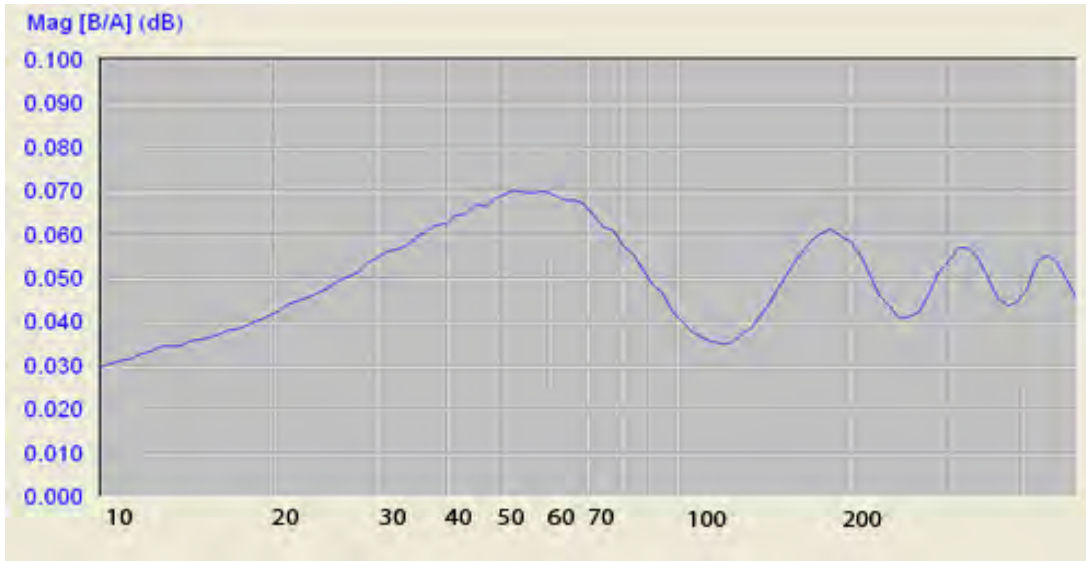


Figura 2.13. Respuesta en frecuencia del compensador convencional implementado experimentalmente (Magnitud 0.01 dB/div) (Frecuencia 10 Hz/div).

La implementación final del diseño del compensador de armónicos impares modificado se muestra en la Figura 2.14. El arreglo de amplificadores operaciones serán los responsables de generar las líneas de retroalimentación y prealimentación.

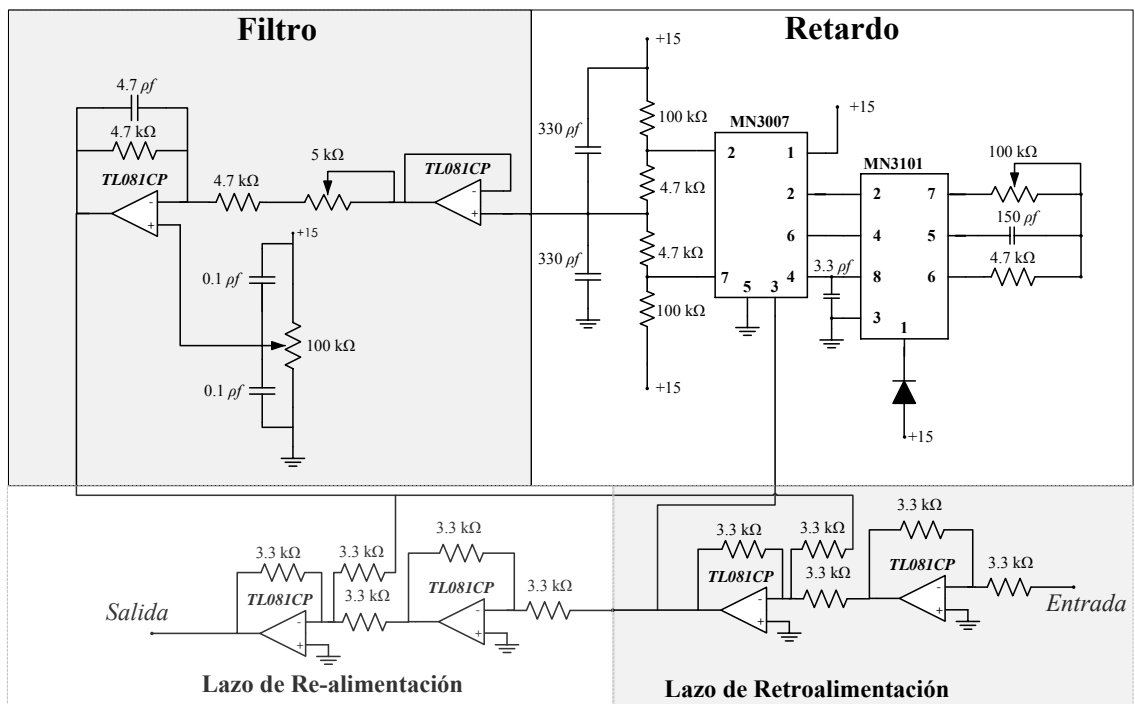


Figura 2.14. Circuito implementado para compensador modificado.

La Figura 2.15 muestra los resultados experimentales de la respuesta en frecuencia para el compensador de armónicos impares modificado.

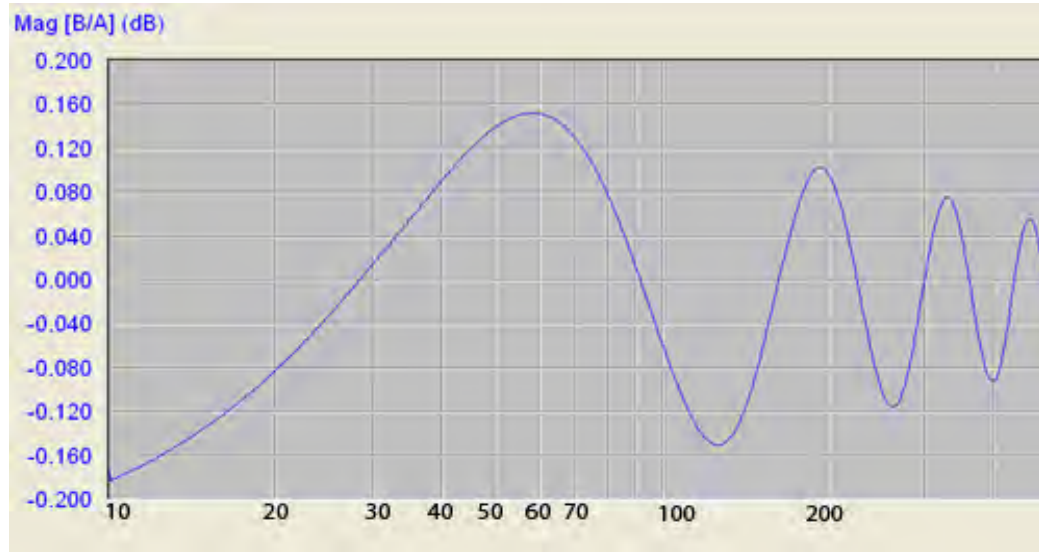


Figura 2.15. Respuesta en frecuencia del compensador modificado implementado experimentalmente (Magnitud 0.04 dB/div) (Frecuencia 10 Hz/div).

Comparando la Figura 2.14 y la Figura 2.15 se puede observar que en la ganancia en los múltiplos impares de la frecuencia de la referencia es mayor en el compensador modificado. Más aun en el compensador modificado; gracias a los ceros generados por la línea de prealimentación, en la Figura 2.15 se puede observar que entre cada uno de los picos en los múltiplos impares se genera un valle con una ganancia negativa. Esto provocara que las señales que estén sintonizadas en los múltiplos pares de la frecuencia de la referencia sean reinyectados en el sistema con una ligera amplificación.

Siguiendo las condiciones de diseño que se mencionan en este capítulo, es posible generar una implementación simple del compensador de armónicos impares modificado y se puede comprobar que las capacidades de rechazo de este son comparativamente mejores a aquellas del compensador convencional.

Capítulo 3

Estabilidad de un sistema con compensador impar modificado

Existen diferentes maneras de conectar compensadores armónicos: (a) con conexión directa a la planta, (b) en paralelo con el controlador donde la señal de entrada al controlador $G_c(s)$ es la suma del error $E(s)$ y el compensador armónico, y (c) compensador modular. En las configuraciones (a) y (b), el compensador se agrega al algoritmo de control, lo que ocasiona que sea necesario modificar el controlador en caso de que este ya haya sido diseñado e implementado. En la configuración modular, el compensador armónico se coloca entre la señal de referencia, $E(s)$ y el controlador tradicional, $G_c(s)$. Este tipo de configuración es atractiva debido a que puede ser implementada sin la necesidad de modificar el controlador existente.

En teoría, las ganancias generadas por el compensador armónico son de magnitud infinita. Esto puede causar problemas al implementar el compensador, ya que puede interferir con la estabilidad del sistema. Para solucionar esto, se ha propuesto el uso de un filtro pasa-bajas que permitirá limitar la ganancia del compensador en altas frecuencias. Como se ha visto anteriormente, la adición de la ganancia $K = e^{-da}$ con el uso del filtro pasa-bajas, generará un deslizamiento de la ubicación de los ceros y polos hacia la izquierda del eje imaginario equivalente al valor de a .

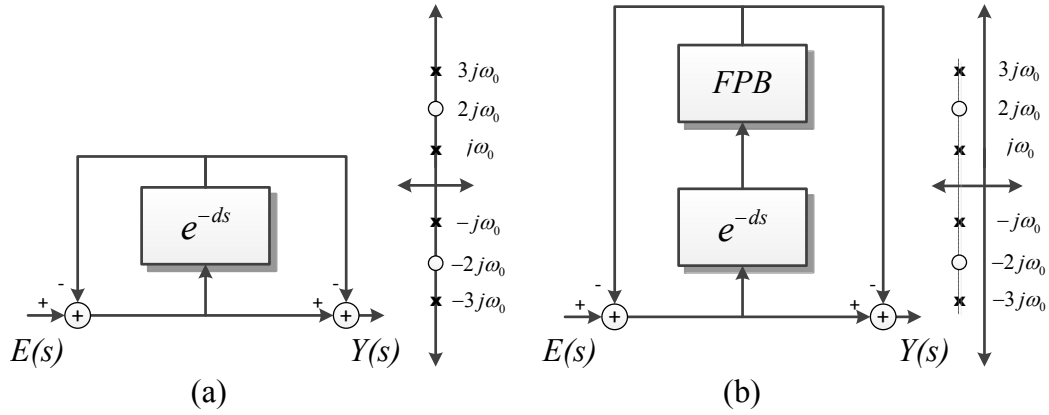


Figura 3.1. Ubicación de ceros y polos en: (a) compensador modificado y (b) compensador modificado con filtro.

El análisis de estabilidad correspondiente se mostrara a continuación, usando el compensador de armónicos impares [32] implementado en un sistema en lazo cerrado. En esta sección, se mostraran condiciones suficientes de estabilidad, las cuales serán dadas en términos del teorema de ganancia pequeña. La notación es dada de la siguiente manera: L^{-1} simboliza la transformada inversa de Laplace. Una función $g(t)$ es L_2 dada como $g(t) \in L_2$ sí $\int_0^{\infty} g(t)^2 dt < \infty$. Una función racional o matriz racional se supone estable si es analítica en el plano complejo cerrado derecho. La norma infinito de $G(s) \in RH_{\infty}$, donde RH_{∞} es el conjunto de todas las funciones racionales, estables y con coeficientes reales [33], se define como $\|G\|_{\infty} \triangleq \sup_{\omega} \bar{\sigma}[G(j\omega)]$, donde $\bar{\sigma}(\cdot)$ denota en valor singular más grande de la matriz

Considérese la función de transferencia del compensador de armónicos impares como $Y(s)/E(s) = K_a(1 - f(s)e^{-ds}) / (1 + f(s)e^{-ds})$ como se muestra en la Figura 3.2, donde $f(s)$ es un filtro pasa-bajas dado por $K / (\tau s + 1)$, donde $K < 1$. La ganancia K es generada como una consecuencia de deslizar ligeramente los polos y ceros hacia la izquierda, es también importante señalar que $|f(s)| < 1$ por las razones mencionadas anteriormente. Las señales $Y_p(s)$, $R(s)$ y $E(s)$ corresponden a las transformadas de

Laplace de la salida $y_p(t)$, la referencia $r(t)$ y el error $e(t)$ del esquema en lazo cerrado respectivamente. La función de transferencia $G_p(s) \in RH_{\infty}^{p \times p}$ denota la función de transferencia de la planta en el sistema, $G_c(s) \in RH_{\infty}^{p \times p}$ denota la función de transferencia para el controlador diseñada para proveer estabilidad al sistema en lazo cerrado y $G(s) = G_c(s)G_p(s)$ denota la función de transferencia del controlador y la planta combinada.

En esta implementación se incluirá adicionalmente una ganancia K_a la cual funcionara para generar una amplificación de las capacidades de rechazo de las perturbaciones a las cuales el compensador está sintonizado.

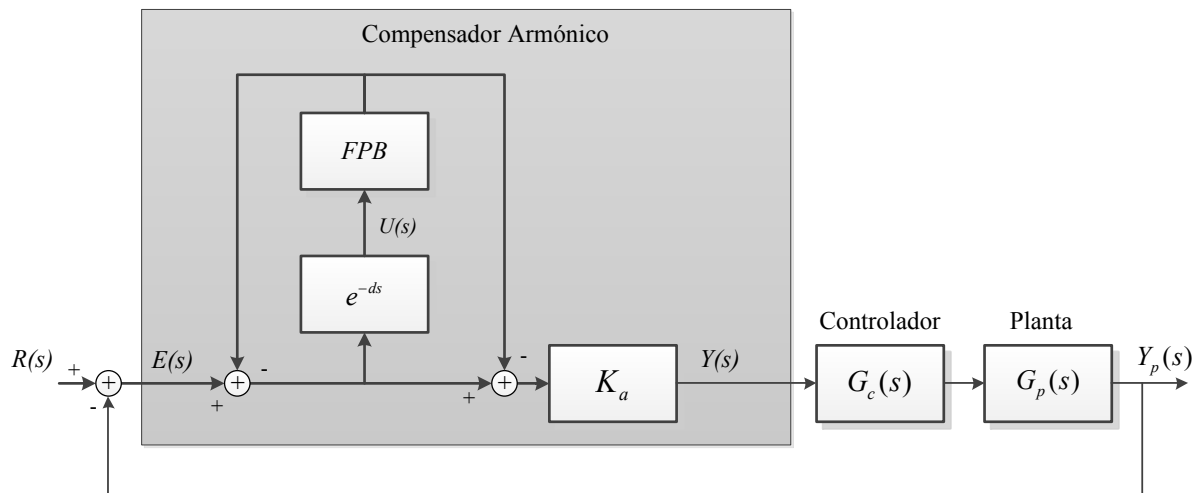


Figura 3.2. Sistema general de control con compensador armónico modificado.

Las expresiones correspondientes para el lazo cerrado con el compensador de armónicos impares están dadas por:

$$E(s) = R(s) - Y_p(s) \quad (3.1)$$

$$Y_p(s) = G(s)Y(s) + \tilde{Y}(s) \quad (3.2)$$

$$Y(s) = K_a E(s) - 2K_a f(s)U(s) \quad (3.3)$$

$$U(s) = e^{-ds} (E(s) - f(s)U(s)) + \tilde{U}(s) \quad (3.4)$$

donde los términos $\tilde{U}(s)$ y $\tilde{Y}_p(s)$ corresponden a las transformadas de Laplace de las respuestas para las condiciones iniciales de $e^{-ds}I_n$ y $G(s)$ respectivamente.

La estabilidad de este sistema de control se puede estudiar transformando el sistema a uno equivalente. Este sistema equivalente se realiza con el objetivo que el sistema sea más fácilmente analizado haciendo uso del teorema de ganancia pequeña. Usando las expresiones dadas en (3.1) a (3.4) y suponiendo que las condiciones iniciales son cero se tiene:

$$E(s) = R(s) - Y_p(s) \quad (3.5)$$

$$Y_p(s) = G(s)Y(s) \quad (3.6)$$

$$Y(s) = K_a E(s) - 2K_a f(s)U(s) \quad (3.7)$$

$$U(s) = e^{-ds} E(s) - e^{-ds} f(s)U(s) \quad (3.8)$$

De la ecuación (3.8) se obtiene que

$$(1 + e^{-ds} f(s))U(s) = e^{-ds} E(s) \quad (3.9)$$

y definiendo $U(s)$ a partir de (3.9) como

$$U(s) = (1 + e^{-ds} f(s))^{-1} e^{-ds} E(s), \quad (3.10)$$

entonces se puede escribir la ecuación (3.7) en la siguiente forma

$$Y(s) = K_a E(s) - 2K_a f(s)(1 + e^{-ds} f(s))^{-1} e^{-ds} E(s) \quad (3.11)$$

Ahora substituyendo (3.6) en (3.5)

$$E(s) = R(s) - G(s)Y(s) \quad (3.12)$$

y combinando las ecuaciones (3.11) y (3.12) el sistema puede ser reescrito como

$$E(s) = R(s) - G(s)K_a E(s) + 2G(s)K_a f(s)(1 + e^{-ds} f(s))^{-1} e^{-ds} E(s) \quad (3.13)$$

Sumando $G(s)K_a E(s)$ en ambos lados de (3.13)

$$(1 + K_a G(s))E(s) = R(s) + 2G(s)K_a f(s)(1 + e^{-ds} f(s))^{-1} e^{-ds} E(s) \quad (3.14)$$

y multiplicando $(1 + e^{-ds} f(s))$ en (3.14) se obtiene

$$(1 + e^{-ds} f(s))(1 + K_a G(s))E(s) = (1 + e^{-ds} f(s))R(s) + 2G(s)K_a f(s)e^{-ds} E(s) \quad (3.15)$$

Desarrollando el producto $(1 + e^{-ds} f(s))[1 + K_a G(s)]E(s)$ en (3.15)

$$\begin{aligned} E(s) + K_a G(s)E(s) + E(s)f(s)e^{-ds} + G(s)K_a f(s)e^{-ds} E(s) \\ = (1 + e^{-ds} f(s))R(s) + 2G(s)K_a f(s)e^{-ds} E(s) \end{aligned} \quad (3.16)$$

y sumando $-(E(s)f(s)e^{-ds} + G(s)K_a f(s)e^{-ds} E(s))$ en ambos lados de (3.16) resulta en

$$\begin{aligned} (1 + K_a G(s))E(s) = G(s)K_a f(s)e^{-ds} E(s) - E(s)f(s)e^{-ds} \\ + (1 + e^{-ds} f(s))R(s) \end{aligned} \quad (3.17)$$

Obteniendo el factor común de los términos $G(s)K_a f(s)e^{-ds} E(s) - E(s)f(s)e^{-ds}$ en (3.17) se tiene

$$(1 + K_a G(s))E(s) = -(1 - K_a G(s))E(s)f(s)e^{-ds} + (1 + e^{-ds} f(s))R(s) \quad (3.18)$$

La anterior expresión se puede expresar de la siguiente forma

$$E(s) = -(I_n + K_a G(s))^{-1} (I_n - K_a G(s)) E(s) f(s) e^{-ds} + (I_n + K_a G(s))^{-1} D_e \quad (3.19)$$

donde

$$D_e = (1 + f(s)e^{-ds})R(s) \quad (3.20)$$

El diagrama de bloques correspondiente para ésta representación se muestra en la Figura 3.3

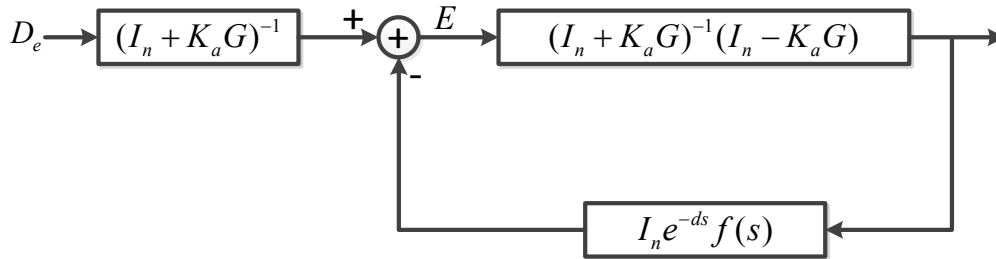


Figura 3.3. Sistema equivalente para el sistema en lazo cerrado.

A continuación se discuten las condiciones de estabilidad para el sistema en lazo cerrado usando el compensador de armónicos impares considerando la estabilidad para el sistema equivalente descrito en (3.19). El teorema de ganancia pequeña [34] será utilizado para probar estabilidad robusta. Suponga que todo los elementos de $r(t)$ son señales continuas y periódicas acotadas de periodo d . Esta suposición resulta en que $L^{-1}[(1 - f(s)e^{-ds})R(s)]$ es acotada para $0 < t < d$ y 0 para $t > d$. Este hecho, junto con (3.19) y (3.20), implica que la entrada exógena equivalente $L^{-1}[(I_n + K_a G(s))^{-1} D_e]$ es una función L_2 suponiendo la estabilidad asintótica de $(I_n + K_a G(s))^{-1} K_a G(s)$. La siguiente proposición da condiciones suficientes para la convergencia de error.

Proposición Para el sistema de control mostrado en la Figura 3.2, si

$$(I_n + K_a G(s))^{-1} K_a G(s) \text{ es estable,} \quad (3.21)$$

$$\|f(s)(I_n + K_a G(s))^{-1}(I_n - K_a G(s))\|_{\infty} < 1, \quad (3.22)$$

y

$$r(t) \text{ es acotada y continua} \quad (3.23)$$

entonces el error $e(t)$ del sistema es acotado.

Demostración.

Asúmase que $(I_n + K_a G(s))^{-1}$ pertenece a RH_∞ ; por lo tanto, $(I_n + K_a G(s))^{-1}(I_n - K_a G(s))$ pertenece a RH_∞ . Ya que la norma L_2 de $L^{-1}[G(s)]$ es menor o equivalente a $\|G(s)\|_\infty$ y $|e^{-j\omega L}| = 1$ para toda ω , los resultados restantes vienen del teorema de ganancia pequeña.

Afirmación 3.1.

La introducción del filtro pasa-bajas $f(s)$ ayudará a satisfacer la condición (3.22). La selección del filtro pasa-bajas es crucial para la estabilidad del sistema en lazo cerrado.

Las propiedades de sensibilidad pueden ser estudiadas en el caso escalar encontrando la función de sensibilidad [35] de la función de transferencia $Y_p(s)/R(s)$ a los cambios en la función de transferencia de la ganancia de lazo $O(s; d, K) K_a G_c(s) G_p(s)$. Cuando la función de sensibilidad es calculada resulta en

$$S_G(s) = (1 + O(s; d, K) K_a G_c(s) G_p(s))^{-1} \quad (3.24)$$

Afirmación 3.2.

Es claro que debido a las altas ganancias en las frecuencias resonantes, el compensador de armónicos impares producirá valles en estos valores en la función de sensibilidad, lo que muestra que el sistema en lazo cerrado es menos sensible a estas frecuencias.

Haciendo uso del teorema de ganancia pequeña se puede analizar la estabilidad de un sistema al cual le ha sido implementado un compensador de armónicos impares

modificado. Del análisis es posible indicar las condiciones bajo las cuales esta conexión es estable.

Capítulo 4

Compensación armónica para un inversor DC/AC

La metodología desarrollada en este documento es aplicada a un inversor DC/AC con modulación de ancho de pulso. El análisis del rechazo de perturbaciones en un inversor DC/AC monofásico es importante, ya que estas fuentes de voltaje son ampliamente utilizadas y tienen una importante distorsión armónica, la cual tiene que ser reducida ya que esto puede causar una operación incorrecta en los equipos conectados a estos. Aún más, está claro que el voltaje de salida de un inversor no es una sinusoidal pura y tienen un alto contenido armónico el cual a menudo depende de la carga conectada. Para aplicaciones de alta potencia, el contenido armónico puede ser alto. La reducción en armónicos es posible haciendo uso de técnicas avanzadas de modulación; sin embargo, se puede mejorar aún más usando esquemas como el que se propone en esta tesis. Típicamente, los armónicos encontrados en un inversor son impares por la naturaleza de la modulación de ancho de pulso de señal usado para convertir de DC a AC.

Un modelo de un inversor puede ser obtenido para un voltaje de entrada v_i al voltaje de salida v_o . La dinámica del sistema es determinada principalmente por el filtro LC y la carga conectada a él. El circuito nominal de un inversor DC/AC se muestra en la Figura 4.1, donde los ESR del filtro se asumen lo suficientemente pequeños tal que pueden ser ignorados.

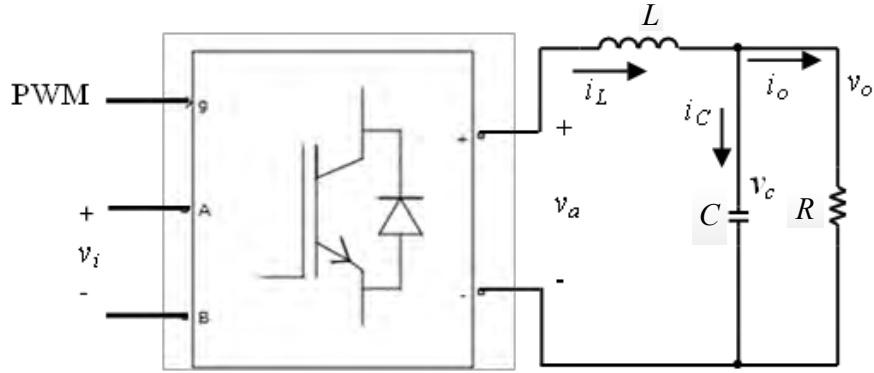


Figura 4.1. Representación del inversor DC/AC.

Bajo estas consideraciones, las ecuaciones de estado de un inversor DC/AC pueden ser escritas como [30]

$$\frac{d}{dt} \begin{bmatrix} v_0 \\ i_L \end{bmatrix} = \begin{bmatrix} \frac{1}{RC} & \frac{1}{C} \\ -\frac{1}{L} & 0 \end{bmatrix} \begin{bmatrix} v_0 \\ i_L \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{1}{L} \end{bmatrix} v_a \quad (4.1)$$

$$v_0 = \begin{bmatrix} 0 & 1 \end{bmatrix} \begin{bmatrix} i_L \\ v_c \end{bmatrix} \quad (4.2)$$

donde R es la carga, L y C son el inductor y el capacitor del filtro, v_0 corresponde al voltaje de salida y es el mismo que el voltaje del capacitor v_c como se muestra en (4.1) y (4.2), i_L es la corriente en el inductor, v_a es el voltaje a la entrada del filtro del inversor, su magnitud es V_{DC} o $-V_{DC}$. Para un ciclo de modulación $m = v_{ctl} / V_{pp} < 1$, el voltaje promedio v_a en tiempo continuo se obtiene como

$$v_a = v_{dc} \times \frac{v_{ctl}}{v_{pp}} = M v_{ctl} \quad (4.3)$$

donde v_{ctl} es el voltaje de control, V_{pp} es la amplitud de la señal de modulación triangular, y $M = V_{dc} / V_{pp}$ es la ganancia de modulación. Cuando se utiliza un

modulador de señal triangular, el modelo promedio para la función de transferencia voltaje de salida/señal de control [31] está dado por

$$G_p(s) = V_o(s) = \frac{V_{dc}}{LCs^2 + \frac{L}{R}s + 1} \quad (4.4)$$

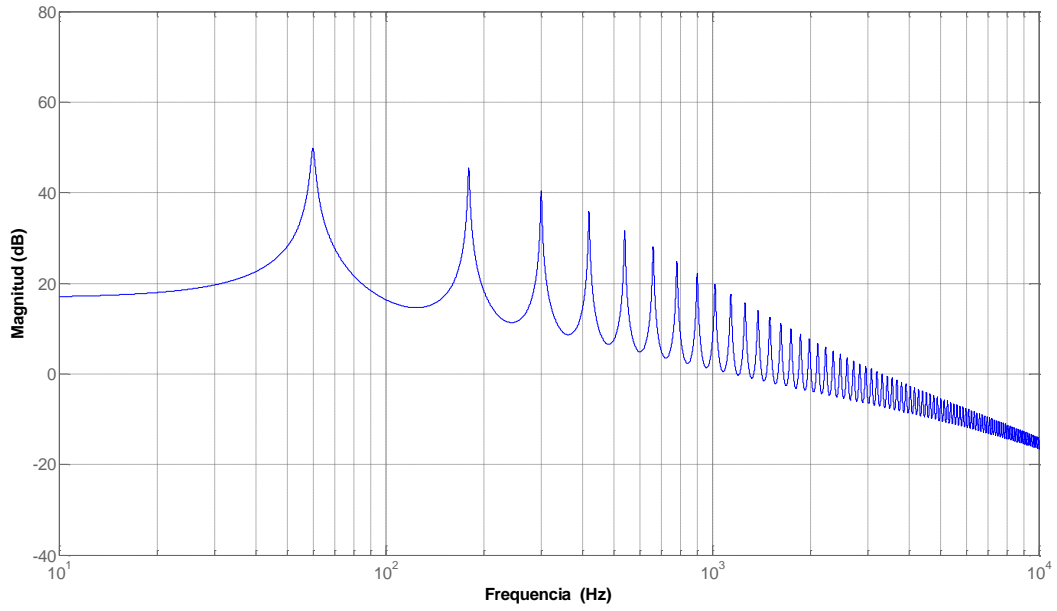
Como se muestra en (4.4) el modelo de inversor DC/AC común corresponde a un sistema del segundo orden. Un inversor está diseñado de tal manera que los valores del filtro están dados por $L = 2.11$ mH y $C = 12$ uF, y la carga resistiva $R = 66 \Omega$. Estos valores proveen una frecuencia de cruce de $\omega_n = \sqrt{1/LC} = 6283$ rad/s (1000 Hz) y un coeficiente de amortiguamiento determinado por $\zeta = \omega_n L / 2R = 0.1$. La ganancia en DC de la planta es 311 y la potencia de salida es 1.46 kW. Entonces, la planta en tiempo continuo es representada por la función de transferencia:

$$G_p = \frac{311}{2.533 \times 10^{-8} s^2 + 3.183 \times 10^{-5} s + 1} \quad (4.5)$$

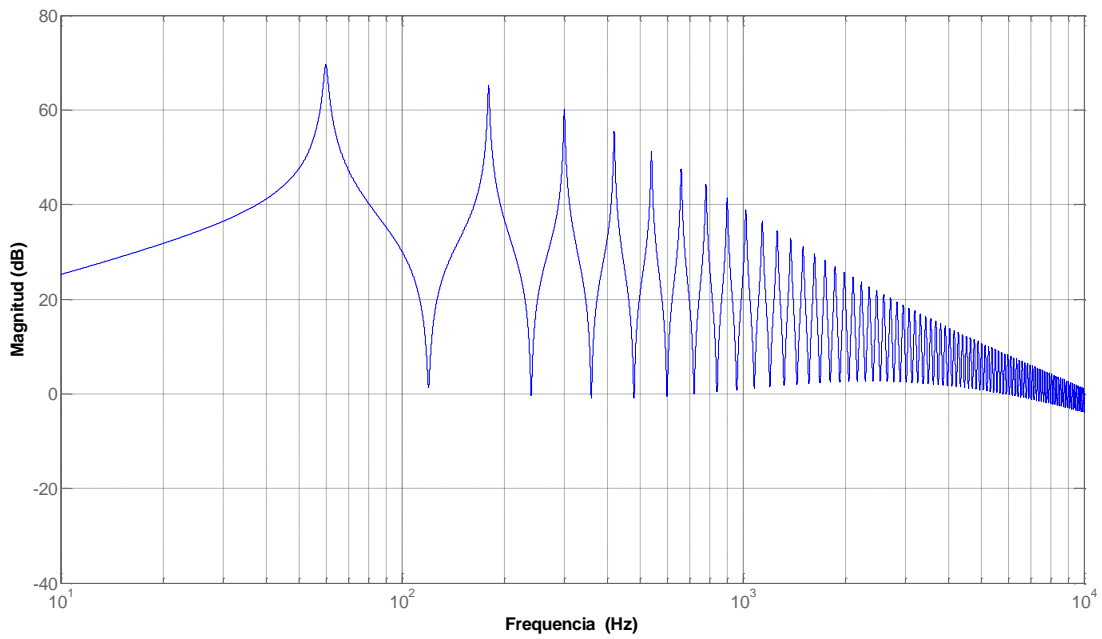
Se requiere que el sistema en lazo cerrado siga a una señal sinusoidal $r(t) = 220\sqrt{2} \sin(2\pi \times 60t)$ y para atenuar la perturbación en la salida de la planta $d(t) = \sum_{i=1}^9 c_i \sin(2\pi \times 60(2i+1)t + \theta_i)$ donde $c_i = 100/i$ y $\theta_i = \pi/(2i)$. Se puede notar que la magnitud y la fase para los diferentes armónicos no son los mismos. Un control estabilizador diseñado para este caso particular es:

$$G_c = 0.0435 \frac{(2.533 \times 10^{-8} s^2 + 3.183 \times 10^{-5} s + 1)}{1.44 \times 10^{-8} s^2 + 48.58 \times 10^{-5} s + 1} \quad (4.6)$$

lo que provee un sistema en lazo cerrado con un margen de fase 46° . Como una medida de robustez, la medida mínima del diagrama de Nyquist a -1, para la función de transferencia en lazo abierto, es dada por $1/\|S\|_\infty = 0.629$ donde se usa una ganancia $K_a = 10$.



(a)

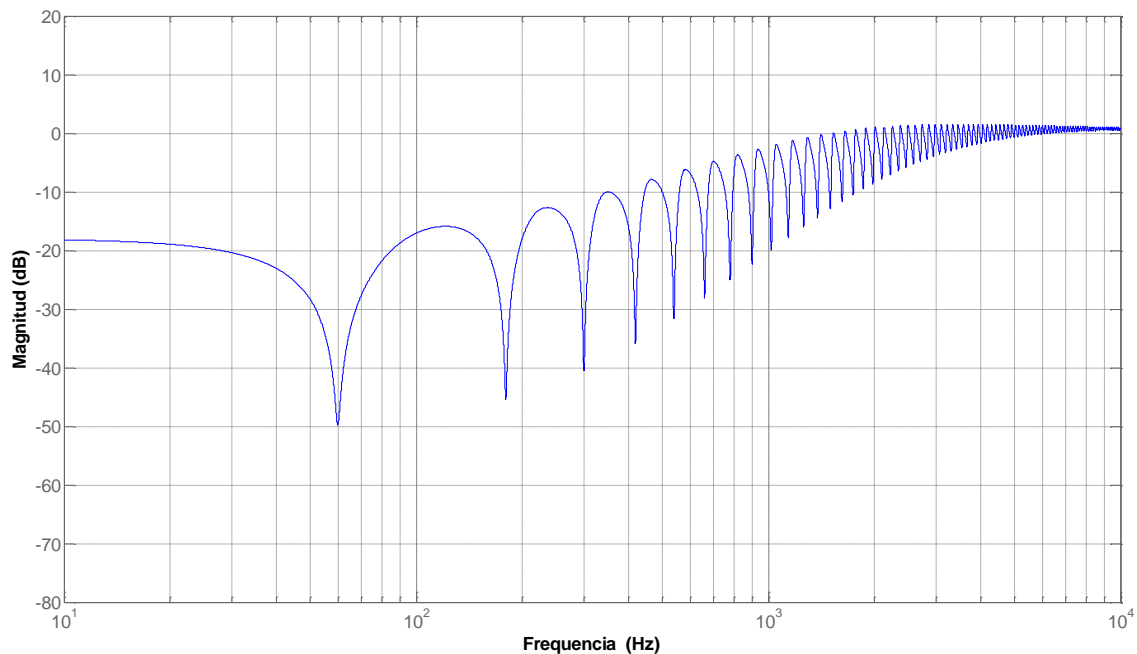


(b)

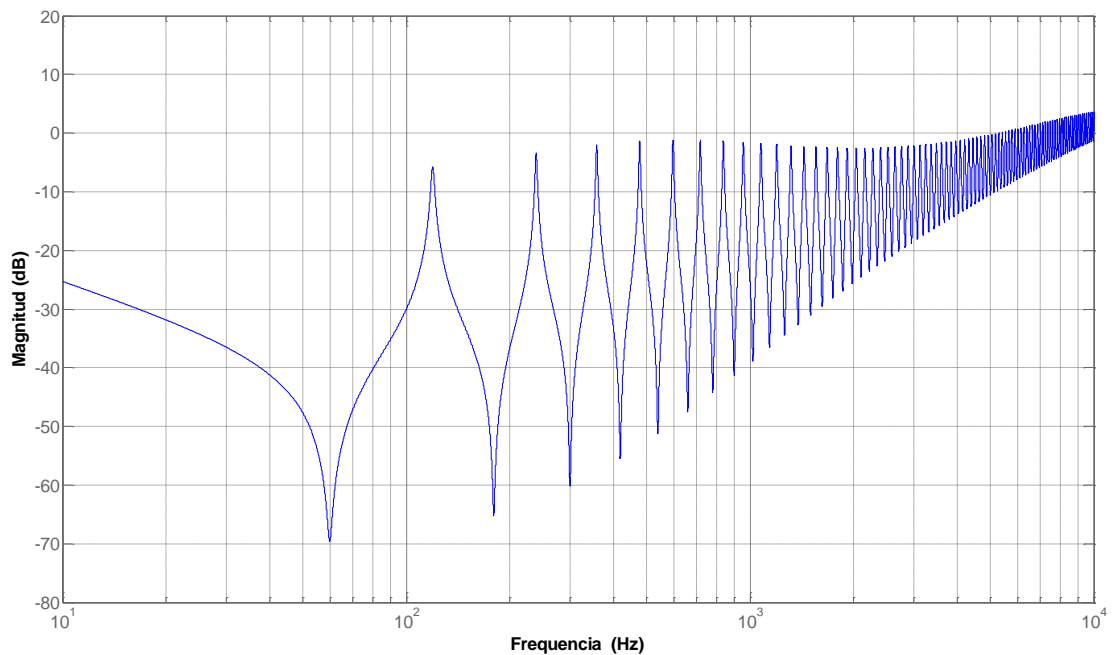
Figura 4.2. Respuesta en frecuencia para la ganancia de lazo con: a) Compensador convencional, b) Compensador modificado (Magnitud 20 dB/div).

Las ganancias de lazo con los compensadores armónicos convencionales y modificados están ilustradas en la Figura 4.2. Es importante notar que picos de alta ganancia aparecen en las frecuencias impares de 60 Hz, y que sus valores se reducen con las frecuencias mayores debido al filtro pasa-bajas. El filtro pasa-bajas se debe diseñar con una ganancia K tal que $0 < K < 1$ debido a las condiciones que se mencionaron antes, adicionalmente se seleccionó una frecuencia de corte de 9.5 kHz, con estos valores la función de transferencia del filtro pasa-bajas está dada por $f(s) = 0.96 / (1.05263 \times 10^{-4} s + 1)$.

La respuesta en frecuencia de las funciones de sensibilidad para los compensadores armónicos convencional y modificado se muestra en la Figura 4.3. Estas graficas son importantes ya que muestran la habilidad de rechazo para cada uno de los sistemas de control, especialmente a las frecuencias de interés donde los componentes armónicos son múltiplos impares del armónico fundamental 60 Hz.



(a)



(b)

Figura 4.3. Función de sensibilidad usando: a) Compensador convencional, b) Compensador modificado (Magnitud 10 dB/div).

Ahora para mostrar el desempeño de los compensadores armónicos, una fuerte perturbación es aplicada al sistema. La perturbación puede ser observada en la Figura 4.4. La señal de perturbación tiene un valor pico de alrededor de 280 V, donde el valor máximo de la señal de referencia es 311 V.

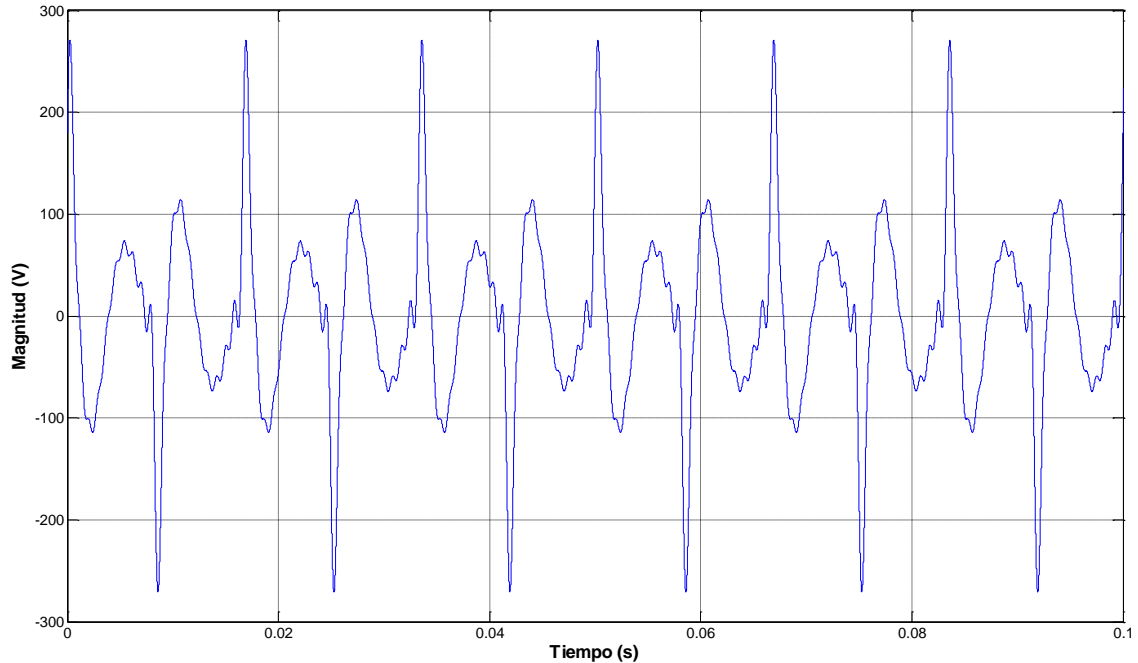
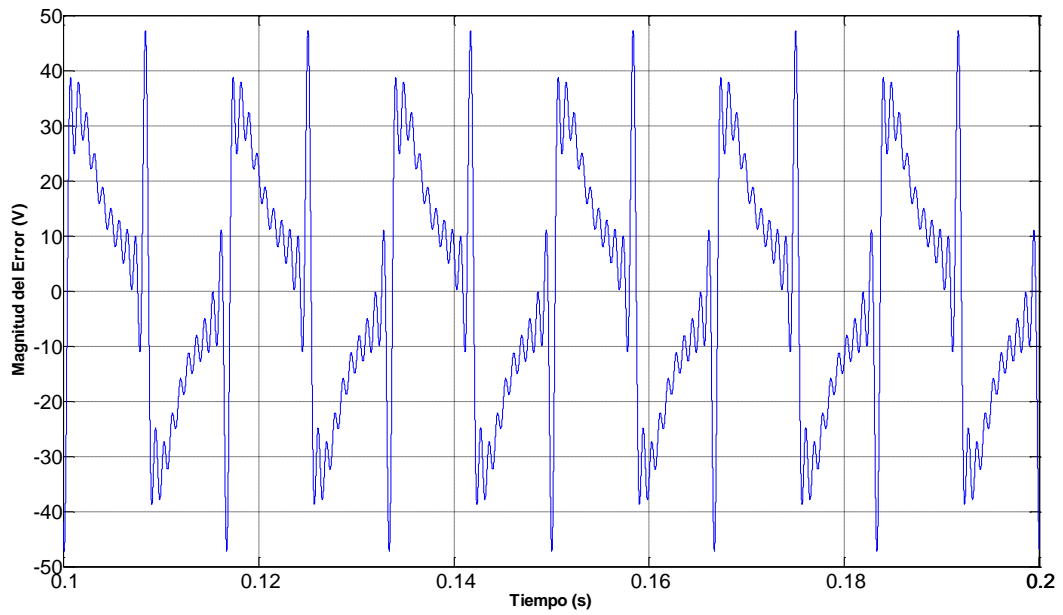
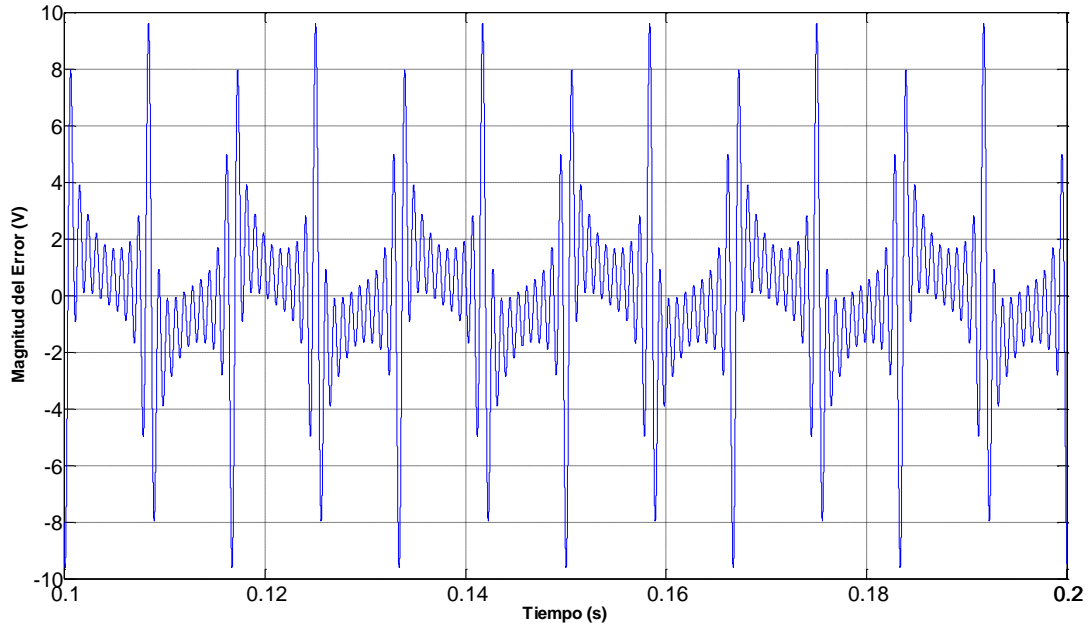


Figura 4.4. Perturbaciones introducidas al sistema (Magnitud 100 V/div), (Tiempo 0.02 s/div).

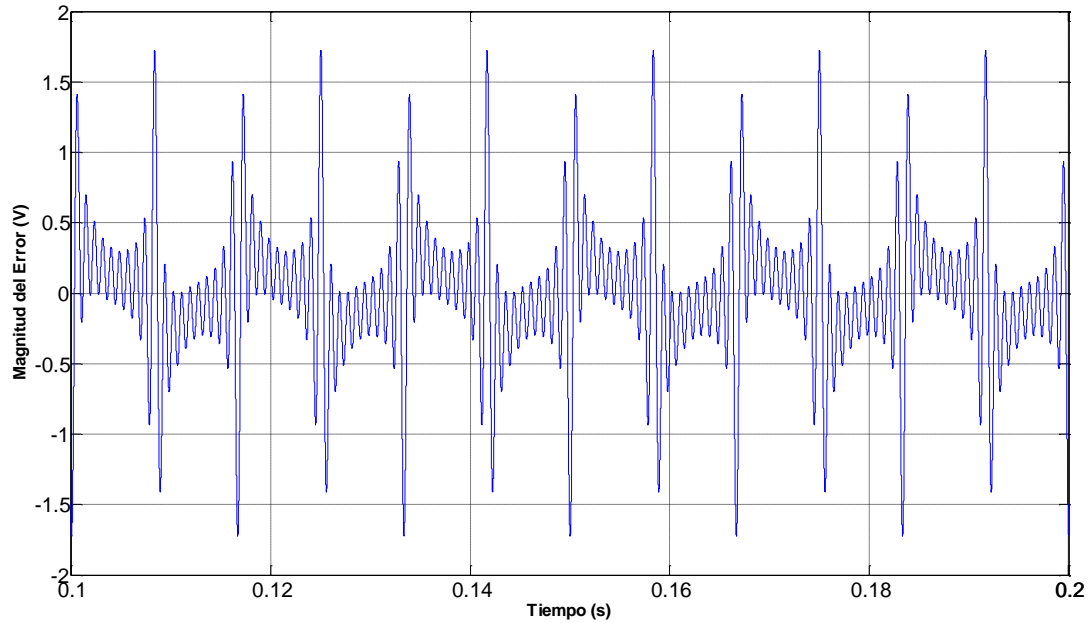
El error de seguimiento de salida con y sin la compensación de armónicos puede ser observado en la Figura 4.5. El error de seguimiento cuando solo el controlador estabilizador es implementado se muestra en la Figura 4.5(a) donde el valor pico es de aproximadamente 271 V. A continuación se integra un compensador armónico convencional (Figura 4.5(b)) el cual atenúa efectivamente las perturbaciones. El pico resultante del error de seguimiento es de 9.59 V. La Figura 4.5(c) muestra la evolución en el tiempo cuando se implementa el compensador de armónicos modificado, el cual resulta en un valor pico de 1.7 V. Es obvio que el error de seguimiento es reducido aún más cuando se emplea el compensador modificado. Como consecuencia, el compensador de armónicos modificado reduce el error de seguimiento hasta 0.62% del error de seguimiento cuando únicamente el control estabilizador es implementado.



(a)



(b)



(c)

Figura 4.5. Magnitud de la señal de error en el sistema: (a) sin compensador (Magnitud 10 V/div), (b) con compensador convencional (Magnitud 2 V/div) y (c) con compensador modificado (Magnitud 0.5 V/div), (Tiempo 0.02 s/div).

Para el diseño de controladores bajo el esquema de compensación armónica, es importante seguir un procedimiento cuando un esquema modular es utilizado. A continuación se muestra un método paso a paso para el diseño y sintonización de un compensador armónico usando tantas iteraciones como sean requeridas

- Paso 1 Obtener la función de transferencia del sistema que se compensará
- Paso 2 Diseñar un controlador para asegurar estabilidad y buenas características de regulación de la salida del sistema. Los controladores PI o PID son ampliamente usados pero se pueden alcanzar los requisitos con otras estrategias.
- Paso 3 Encontrar los componentes armónicos de la señal de perturbación del sistema.

- Paso 4 Diseñar el compensador armónico apropiado para el seguimiento o rechazo de las señales periódicas. La línea de retardo en este punto se debe diseñar
- Paso 5 Diseñar el filtro pasa-bajas para seleccionar el rango de frecuencias que es más útil para el rechazo de perturbaciones
- Paso 6 Agregar el compensador armónico al sistema en lazo cerrado y verifica que el criterio de estabilidad descrito en la sección anterior es satisfecho
- Paso 7 Si existe un ligero cambio en la frecuencia de resonancia del compensador armónico, realizar los ajustes necesarios en el retardo y el filtro para un mejor rechazo de perturbaciones.

Capítulo 5

Conclusiones

5.1 Comentarios finales

En esta tesis se analiza una clase de compensadores de armónicos modificados. Esta clase de compensadores armónicos modificados producirán un conjunto infinito de filtros resonantes que pueden ser sintonizados exactamente a los componentes armónicos de las perturbaciones y adicionalmente aparece, un conjunto infinito de filtros rechaza bandas entre los filtros resonantes. Estos filtros resonantes son implementados usando un solo retardo en el tiempo. De esta manera el compensador provee un acercamiento práctico y sencillo para el seguimiento y/o rechazo de señales periódicas.

También se dan condiciones suficientes para la estabilidad de los sistemas cuando se implementa el compensador modificado. Cuando una ganancia K es implementada al hacer uso de un filtro pasa-bajas, tal que $0 < K < 1$, se produce un deslizamiento de los polos a la izquierda del eje imaginario. Esto deriva en que el filtro sea un factor fundamental en la estabilidad del compensador. Lo anterior resulta en que la selección apropiada del filtro pasa-bajas del compensador armónico se vuelva crucial para asegurar la estabilidad.

La implementación del compensador modificado puede ser simplificada al seleccionar una configuración modular para evitar la necesidad de realizar modificaciones al controlador ya existente. La sintonización del compensador también puede ser simplificada al utilizar una implementación que hace uso de un oscilador externo el cual determina la magnitud del retardo, lo que a su vez determina las frecuencias en que sintonizaran los filtros.

5.2 Trabajo futuro

La configuración del compensador que se propone en esta tesis deja un conjunto de puntos a considerar, como lo es el análisis de la robustez de la estabilidad de los sistemas implementados, en los cuales el periodo y características del comportamiento de la planta o las perturbaciones sufren cambios durante el proceso.

Parte del desarrollo futuro es el desarrollo de implementaciones más sencillas del compensador modificado, con el objetivo de mejorar la implementación del compensador. Esto tiene como finalidad el desarrollo del compensador como un integrado, el cual pueda ser implementado directamente en un controlador y sintonizado con elementos externos.

Referencias

- [1] Lacanette, P., 2010, "A Basic Introduction to Filters — Active, Passive, and Switched-Capacitor", National Semiconductor Application Note 779
- [2] Salivahanan, S., and Kanchana B., V. S., 2008, "Linear Integrated Circuits", McGraw Hill, pp. 254-257.
- [3] Cuiyan, L., Zhang D., and Zhuang X., 2004, "Theory and applications of the repetitive control," in *SICE 2004 Annual Conference* , vol.1, pp.27-34.
- [4] Francis, B. A. and Wonham, W. M., 1975, "The Internal Model Principle for Linear Multivariable Regulators," *Applied Mathematics and Optimization*, **2**(2), pp. 170-194.
- [5] Li, P. Y., "Advanced Control Systems Design" [PDF Handout], Retrieved from <http://www.me.umn.edu/courses/me8281/Old/IMP-repetitive.pdf>
- [6] Bruce C., 2013, "In Op Amps for Everyone (Fourth Edition)", Newnes, pp. 73-104.
- [7] Inoue, T., Nakano, M., and Iwai, S., 1981, "High Accuracy Control of a Proton Synchrotron Magnet Power Supply," *Proceedings 8th World Congress IFAC*, pp. 216-221.
- [8] Inoue, T., Nakano, M., and Iwai, S., 1981, "High Accuracy Control of Servomechanism for Repeated Contouring," *Proceedings of the 10th Annual Symposium on Incremental Motion Control Systems and Devices*, pp. 258-292.

- [9] Omata, T., Hara, S., and Nakano, M., 1987, "Nonlinear Repetitive Control with Application to Trajectory Control of Manipulators," *Journal of Robotics Systems*, **4**(5), pp.631-652.
- [10] Sadegh, N., Horowitz, R., Kao, W. W., and Tomizuka, M., 1990, "A Unified Approach to the Design of Adaptive and Repetitive Controllers for Robotic Manipulators," *ASME Journal of Dynamic Systems, Measurement, and Control*, **112**, pp. 618-629.
- [11] Tsao, T. C., and Tomizuka, M., 1994, "Robust Adaptive and Repetitive Digital Control and Application to a Hydraulic Servo for Noncircular Machining," *ASME Journal of Dynamic Systems Measurement, and Control*, **116**, pp.24-32.
- [12] Tomizuka, M., Tsao, T. C., and Chew, K. K., 1989, "Analysis and Synthesis of Discrete-Time Repetitive Controllers," *ASME Journal of Dynamic Systems Measurement, and Control*, **111**(33), pp.353-358.
- [13] Kobayashi, Y., Kimura, T., and Yanabe, S., 1999, "Robust Speed Control of Ultrasonic Motor Based on H_{∞} Control with Repetitive Compensator," *JSME International Journal Series*, **42**, pp. 884-890.
- [14] Garimella, S. S. and Srinivasan, K., 1996, "Application of Repetitive Control to Eccentricity Compensation in Rolling," *ASME Journal of Dynamic Systems, Measurements, and Control*, **118**, pp. 657-664.
- [15] Fung, R. F., Huang, J. S., Chien, C. G., and Wang, Y. C., 2000, "Design and Application of a Continuous Repetitive Controller for Rotating Mechanisms," *International Journal Mechanical Sciences*, **42**(9) pp. 1805-1819.

- [16] Mattavelli, P., and Marafao, F. P., 2004, "Repetitive-Based Control for Selective Harmonic Compensation in Active Power Filters," *IEEE Transactions in Power Electronics*, **51**(5) pp. 1018-1024.
- [17] Escobar, G., Valdez, A. A., Leyva-Ramos, J., and Mattavelli, P., 2007, "Repetitive-Based Controller for a UPS Inverter to Compensate Unbalance and Harmonic Distortion," *IEEE Transactions on Industrial Electronics*, **54**(1), pp. 504-510.
- [18] Weiss, G., Zhong, Q. C., Green, T. C, and Liang, J., 2004, " H_∞ Repetitive Control of DC-AC Converters in Microgrids," *IEEE Transactions on Power Electronics*, **19**(1), pp. 219-230,
- [19] Hara, S., Yamamoto, Y., Omata, T., and Nakano, M., 1988, "Repetitive Control System: A NewType Servo System for Periodic Exogenous Signals," *IEEE Transactions on Automatic Control*, **33**(7), pp. 659-668.
- [20] Immonen, E., 2006, "On the Internal Model Structure for Infinite-Dimensional Systems: Two Common Controller Types and Repetitive Control," *SIAM Journal on Control and Optimization*, **45**(6), pp. 2065-2093.
- [21] Guvenc, L., 1996, "Stability and Performance Robustness Analysis of Repetitive Control Systems using Structured Singular Values," *Journal of Dynamic Systems, Measurement, and Control*, **118**, pp. 593-597.
- [22] Ghosh, J., and Paden, B., 2000, "Nonlinear Repetitive Control," *IEEE Transactions on Automatic Control*, **45**(5) pp. 949-954.

- [23] Ramos, G.A., Costa-Castelló, R., 2012, "Power factor correction and harmonic compensation using second-order odd-harmonic repetitive control," *IET Control Theory and Applications*,. **6**(11), 1633-1644.
- [24] Vieira Flores, J., Gomes da Silva, J. M., Alves Pereira, L.F., and Sbarbaro, D.G., 2012, "Repetitive control design for MIMO systems with saturating actuators" *IEEE Transactions on Automatic Control*, **57**(1), pp. 192-198.
- [25] Griño, R., and Costa-Castelló, R., 2005, "Digital Repetitive Plug-in Controller for Odd-Harmonic Periodic References and Disturbances," *Automatica*, **41**, pp. 153-157.
- [26] G. Escobar, J. Leyva-Ramos, and P. R. Martinez-Rodriguez, 2007, "Analog circuits to implement repetitive controllers with feedforward for harmonic compensation", *Transactions on Industrial Electronics*, **54**(1), pp. 567- 573.
- [27] Leyva-Ramos, J. and Escobar, G., Aug. 17, 2010, Repetitive Controller for Compensation of Periodic Signals, US Patent, No. 7,779,061.
- [28] Leyva-Ramos, J. and Escobar, G., Mar. 8, 2011, Repetitive Controller to Compensate for Odd Harmonics, US Patent No. 7,904,495.
- [29] Zhou, K., Wang, D., Zhang, B., Wang, Y. Ferreira, J. A., and de Haan, S. W. H., 2007, "Dual-Mode Structure Digital Repetitive Control," *Automatica*, **43**(3), pp. 546-554.
- [30] Owens, D. H., Li, L., and Banks S. P., 2003, "Multi-Periodic Nonlinear Repetitive Control: Feedback Stability Analysis," *Lecture Notes in Control and Information Sciences*, **281**, pp. 275-283.

- [31] Owens, D. H., Li, L. M, Banks, S. P. , 2004, "Multi-Periodic Repetitive Control System: A Lyapunov Stability Analysis for MIMO Systems," International Journal of Control, 77(5), pp. 504-515.
- [32] William, J. H., Merino, O., 1998, "Classical Control Using H-Infinity Methods: An Introduction to Design", Society for Industrial and Applied Mathematics, pp.3-6.
- [33] Zhou, K., and Doyle, J. C., 1998, Essentials of Robust Control, Prentice Hall.
- [34] de Vegte, J. Van, 1994, Feedback Control Systems, 3rd ed., Prentice Hall.
- [35] Chen, S., Lai, Y. M., Tan, S.-C. and Tse, C. K., 2007, "Optimal design of repetitive controller for harmonic elimination in PWM voltage source inverters," Telecommunication Energy Conf., pp. 236-241.
- [36] Hu, X., and Yang, Y., "Geometric Control Theory" [PDF Handout], Retrieved from <http://www.math.kth.se/optsys/grundutbildning/kurser/SF2842/ch7.pdf>
- [37] Tzou, Y.-Y. and Jung, S.-L., 1998, "Full control of a PWM DC-AC converter for AC voltage regulation", IEEE Transactions on Aerospace and Electronic Systems, 34(4).
- [38] Ferreira, P. M. G. Ou Ferreira, P. G., 1987, The internal model principle, output tracking and disturbance rejection. Encyclopedia of Systems and Control. : Pergamon Press, p. 2567-2570.

Anexo A.

Hojas de Datos Integrado MN3007

MN3007

1024-STAGE LOW NOISE BBD

■ General description

The MN3007 is a 1024-stage long delay low noise BBD that provides a signal delay of up to 51.2msec.

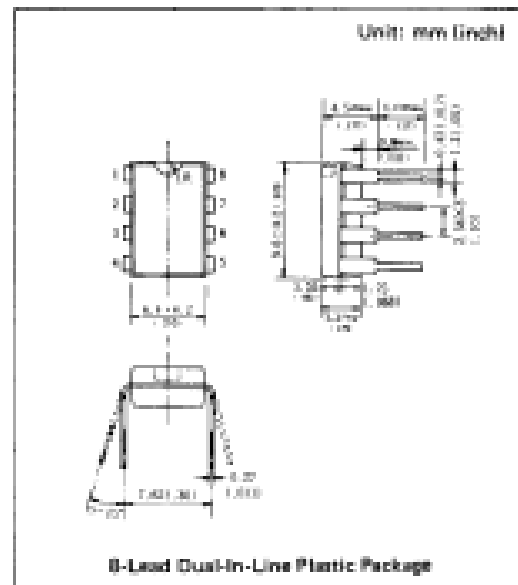
The MN3007 is particularly suitable for use as reverberation effect of electronic musical instrument such as stereo equipment due to its long delay times.

■ Features

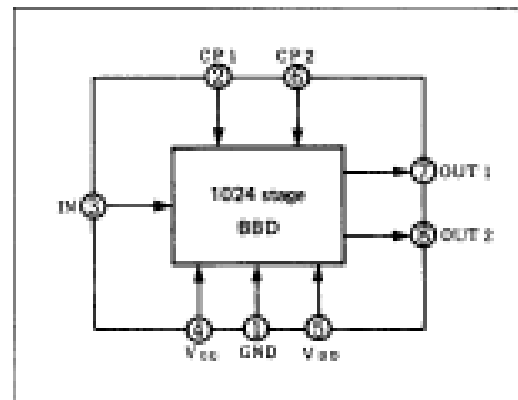
- Variable delay time of audio signal: 5.12 ~ 51.2ms.
- Clock component cancellation capability.
- No insertion loss: $L_1 = 0\text{dB}$ typ.
- Wide dynamic range: $S/N \approx 80\text{dB}$ typ.
- Wide frequency response: $f_1 \leq 12\text{KHz}$.
- Low distortion: $\text{THD} = 0.5\%$ typ. ($V_1 = 0.78\text{Vrms}$).
- Clock frequency range: 10 ~ 100KHz.
- P channel silicon gate process.
- 8-Lead Dual-In-Line Plastic Package.

■ Applications

- Reverberation effect of echo microphone and stereo equipment.
- Chorus effect in electronic musical instrument.
- Variable or fixed delay of analog signals.
- Telephone time compression and delay line for voice communication systems, etc.



■ Block Diagram



■ Quick Reference Data

Item	Symbol	Value	Unit
Supply Voltage	V_{DD}, V_{SS}	-15, $V_{DD} + 1$	V
Signal Delay Time	t_d	5.12~51.2	ms
Total Harmonic Distortion	THD	0.5	%
Signal to Noise Ratio	S/N	80	dB

■ Absolute Maximum Ratings (Ta = 25°C)

Item	Symbol	Ratings	Unit
Terminal Voltage	$V_{DD}, V_{DD}, V_{CPH}, V_I$	-18~+0.3	V
Output Voltage	V_O	-18~+0.3	V
Operating Temperature	T_{opr}	-20~+60	°C
Storage Temperature	T_{stg}	-55~+125	°C

■ Operating Conditions (Ta = 25°C)

Item	Symbol	Condition	Min.	Typ.	Max.	Unit
Drain Supply Voltage	V_{DD}		-14	-15	-16	V
Gate Supply Voltage	V_{GG}			$V_{DD} + 1$		V
Clock Voltage "H" Level	V_{CPH}		0		-1	V
Clock Voltage "L" Level	V_{CPL}			V_{DD}		V
Clock Input Capacitance	C_{CP}				700	pF
Clock Frequency	f_{CP}		10		100	kHz
Clock Pulse Width *1	t_{CPW}				0.5T *2	
Clock Rise Time *1	t_{CPR}				500	ns
Clock Fall Time *1	t_{CPF}				500	ns
Clock Cross Point *1	V_X		0		-3	V
Input DC Bias	V_{DIB}		-5		-10	V

■ Electrical Characteristics (Ta = 25°C, $V_{DD} = V_{CPL} = -15V, V_{CPH} = 0V, V_{GG} = -14V, R_L = 100k\Omega$)

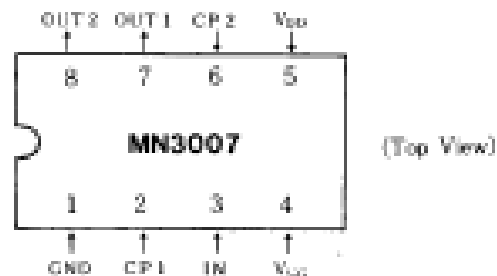
Item	Symbol	Condition	Min.	Typ.	Max.	Unit
Signal Delay Time	t_d		5.12		51.2	ns
Input Signal Frequency	f_i	$f_{CP} = 40kHz, V_i = 1.5V_{rms}$, 3dB down (50% at 1 ~ 10kHz)	12			kHz
Input Signal Swing	V_i	$f_{CP} = 40kHz, f_i = 1 kHz, THD = 2.5%$	1.5			Vrms
Insertion Loss	L_i	$f_{CP} = 40kHz, f_i = 1 kHz, V_i = 1.5V_{rms}$	-4	0	4	dB
Total Harmonic Distortion	THD	$f_{CP} = 40kHz, f_i = 1 kHz, V_i = 0.78V_{rms}$		0.5	2.5	%
Noise Voltage	V_{NO}	$f_{CP} = 100kHz$ Weighted by "A" curve			0.3	mVrms
Signal to Noise Ratio	S/N			80		dB

*1 Clock Pulse Waveforms

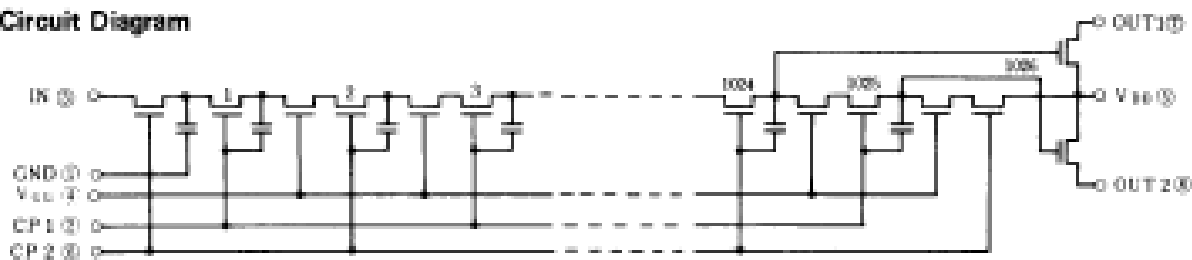


*2 T = 1/f_{CP} (Clock period)

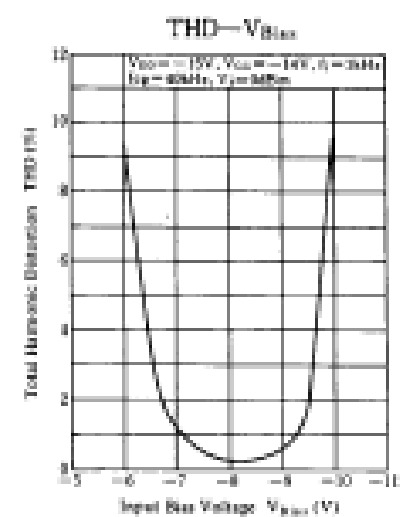
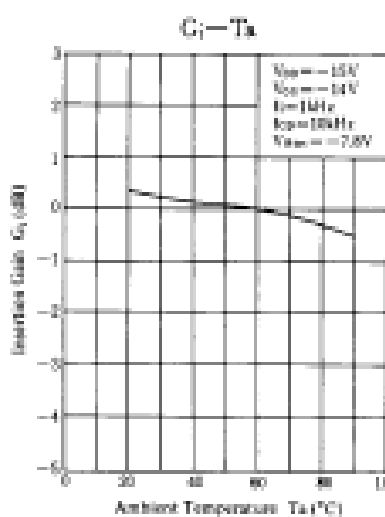
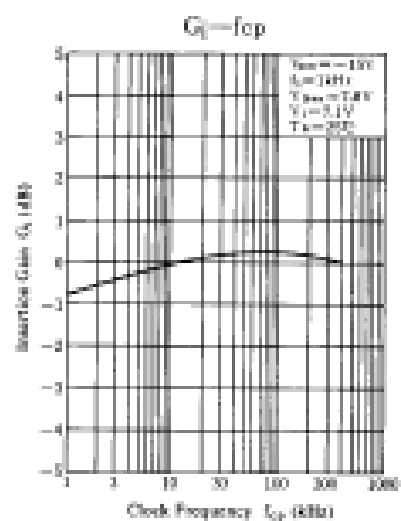
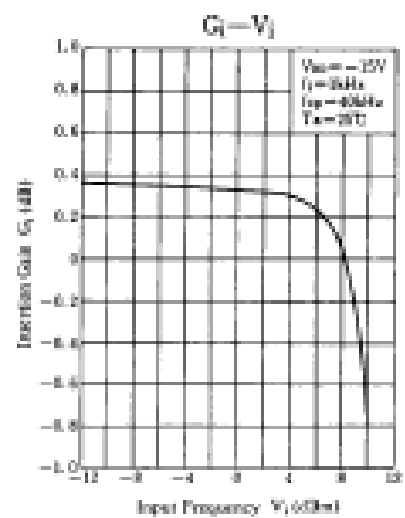
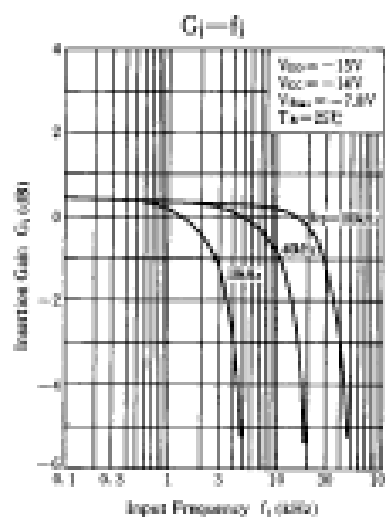
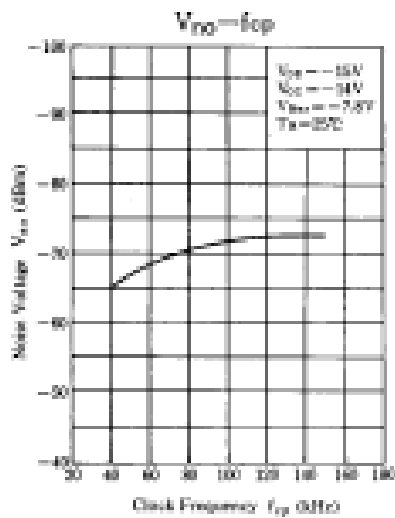
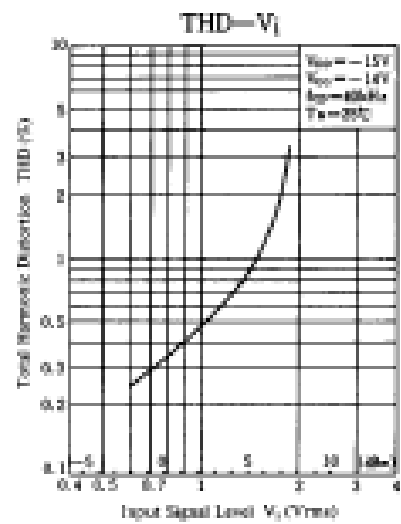
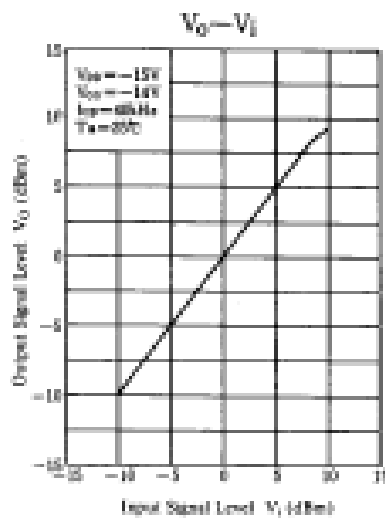
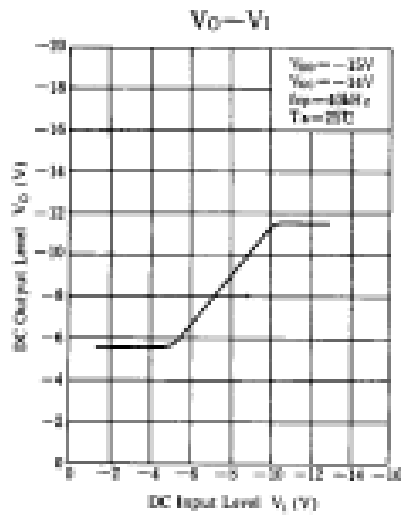
■ Terminal Assignments



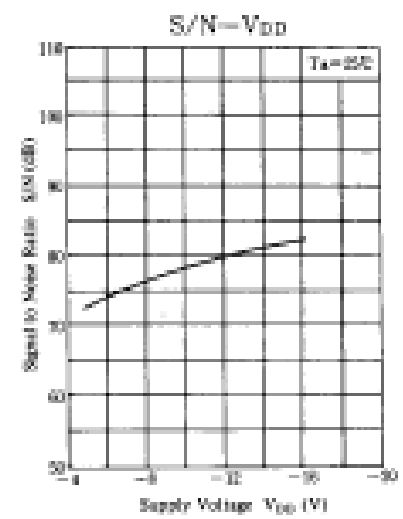
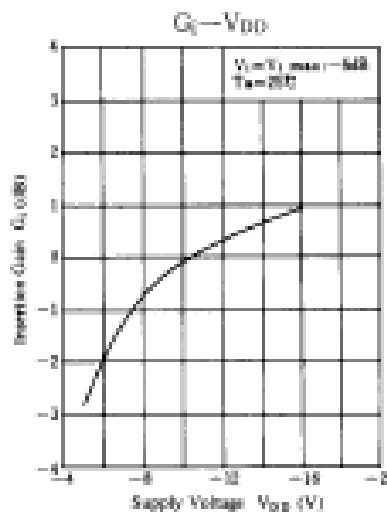
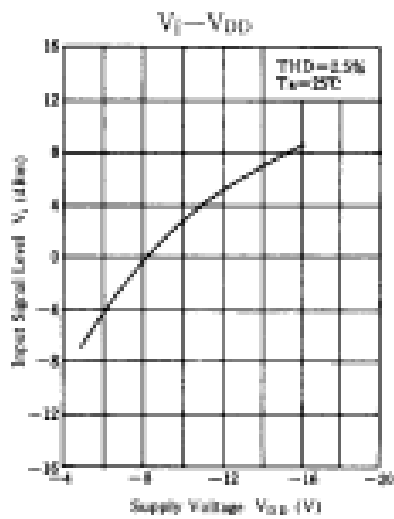
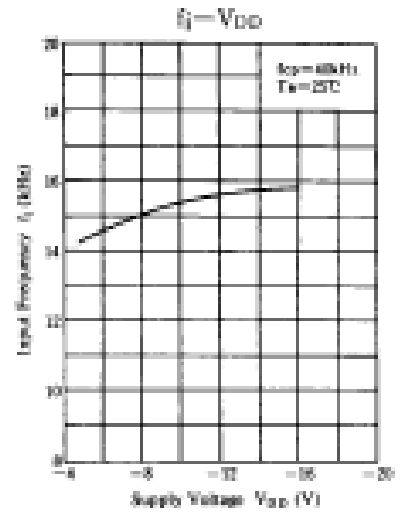
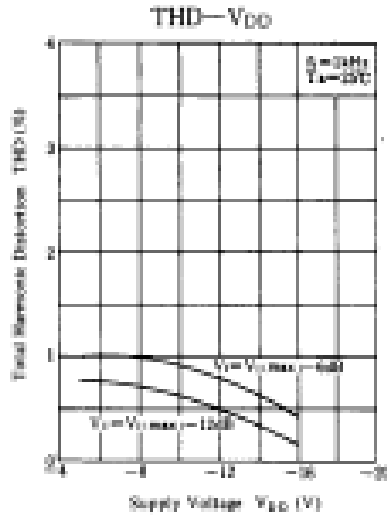
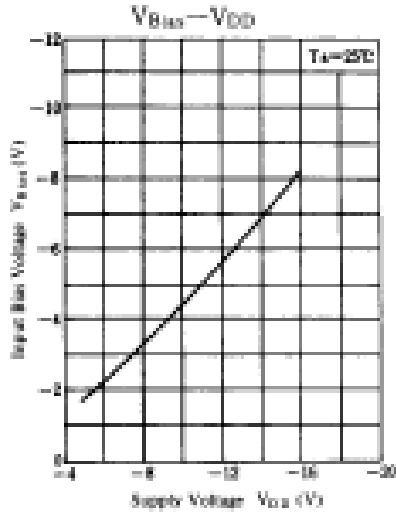
■ Circuit Diagram



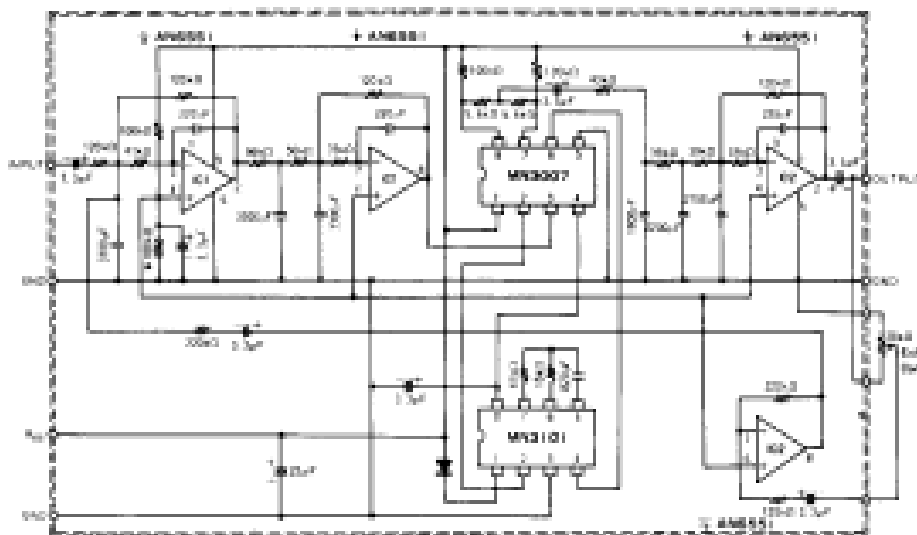
■ Typical Electrical Characteristic Curves



Supply Voltage Characteristics



Application Circuit



Echo Effect Generation Circuit (Signal Delay Over 10msec.)

Anexo B.

Hojas de Datos Integrado MN3101

MN3101

CLOCK GENERATOR/DRIVER CMOS LSI FOR BBD

■ Description

The MN3101 is a CMOS LSI generating two phase clock signal of low output impedance to drive MN3000 series BBD. Built-in V_{GG} power supply circuit for the MN3000 series BBD* provides most suitable V_{GG} voltage for the BBD when the MN3101 is used with the same power source as BBD. Oscillation is aided by external resistors and capacitors, and also oscillation drive is possible by the separate excitation oscillation.

Clock signal frequency is 1/2 of oscillation frequency.

* MN3000 series BBDs

MN3001, MN3002, MN3003, MN3004, MN3005, MN3006, MN3007, MN3008, MN3009, MN3010, MN3011, MN3012.

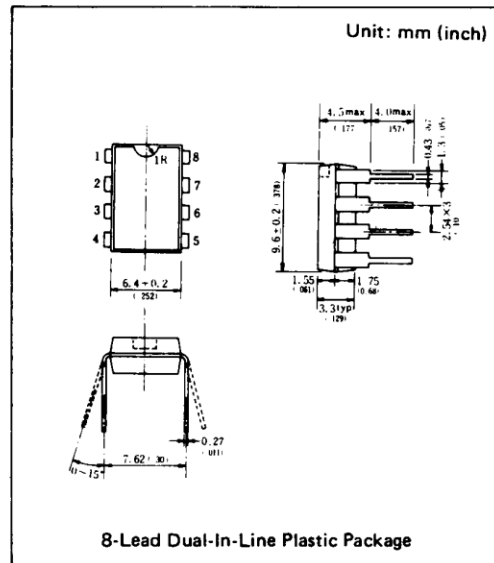
Note) Clock signal generator is built-in the MN3003 and MN3012.

■ Features

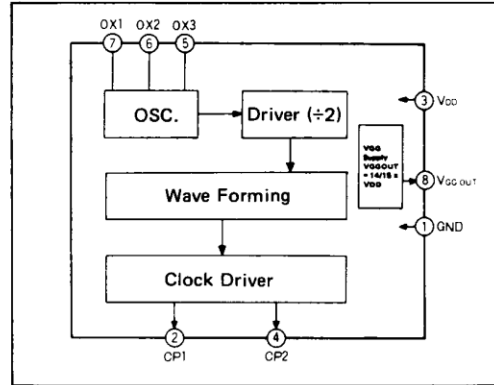
- BBD direct driving capability of up to two MN3005s (equivalent to 8192-stages).
- Self and separate oscillations.
- Two phase clock output (Duty: 1/2).
- V_{GG} voltage generator is built-in for the BBD.
- Single power supply: $-8 \sim -16V$.
- 8-Lead Dual-In-Line Plastic Package.

■ Applications

- BBD clock generator/driver.



■ Block Diagram



■ **Absolute Maximum Ratings** (Ta = 25°C)

Item	Symbol	Rating	Unit	Remarks
Drain Supply Voltage	V _{DD}	-18~+0.3	V	GND=0V
Input Terminal Voltage	V _I	V _{DD} -0.3~+0.3	V	GND=0V
Output Terminal Voltage	V _O	V _{DD} -0.3~+0.3	V	GND=0V
Power Dissipation	P _D	200	mW	
Operating Ambient Temperature	T _{opr}	-10~+70	°C	
Storage Temperature	T _{stg}	-30~+125	°C	

■ **Operating Condition** (Ta = 25°C)

Item	Symbol	Condition	Min.	Typ.	Max.	Unit
Drain Supply Voltage	V _{DD}	GND= 0 V	-8	-15	-16	V

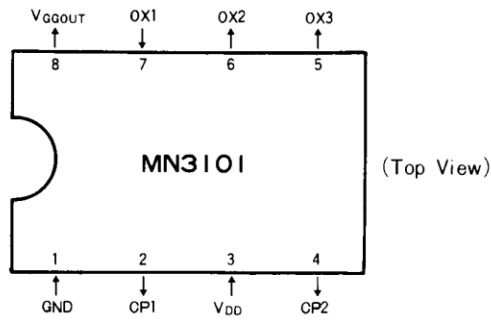
■ **Electrical Characteristics** (Ta = 25°C, V_{DD} = -15V, GND = 0V)

Item	Symbol	Condition	Min.	Typ.	Max.	Unit
Input drain current	I _{DD}	No load		3		mA
Total Power Dissipation	P _{tot}	Clock output 40kHz		45		mW
OX1 Input Terminal						
Voltage "H" Level	V _{IH}		0		-1	V
Voltage "L" Level	V _{IL}		V _{DD} +1		V _{DD}	V
Input Leakage Current	I _{LK}	V _I = 0 ~ -15V			30	μA
OX2 Output Terminal						
Output Current "H" Level	I _{OH1}	V _O =-1 V	0.6			mA
Output Current "L" Level	I _{OL1}	V _O =-14V	0.5			mA
Output Leakage Current	I _{LOL1}	V _O =V _{DD}			30	μA
Output Leakage Current	I _{LOH1}	V _O =GND			30	μA
OX3 Output Terminal						
Output Current "H" Level	I _{OH2}	V _O =-1 V	1.5			mA
Output Current "L" Level	I _{OL2}	V _O =-14V	2			mA
Output Leakage Current	I _{LOL2}	V _O =V _{DD}			30	μA
Output Leakage Current	I _{LOH2}	V _O =GND			30	μA
CP1, CP2 Output Terminal						
Output Current "H" Level	I _{OH3}	V _O =-1 V	10			mA
Output Current "L" Level	I _{OL3}	V _O =-14V	10			mA
Output Leakage Current	I _{LOL3}	V _O =V _{DD}			30	μA
Output Leakage Current	I _{LOH3}	V _O =GND			30	μA
V_{GG OUT} Output Terminal (*)						
Output Voltage	V _{GG OUT}			-14		V

(*) This terminal generates V_{GG} voltage exclusively applied for BBD manufactured by Matsushita Electronics Corporation, therefore, some times it might not be applicable for the device other than the V_{GG} voltage of MEC's BBD. V_{GG OUT} changes by following formula depending on the value of V_{DD}.

$$V_{GG\ OUT} \doteq \frac{14}{15} V_{DD}$$

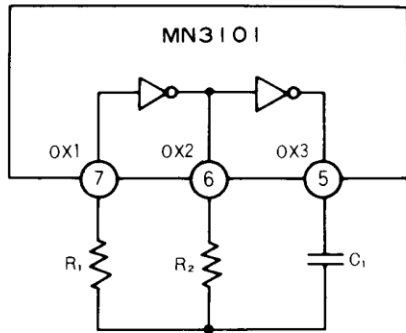
Terminal Assignments



Terminal Description

Terminal No.	Symbol	I/O	Terminal Name	Description
1	GND	Power supply	Ground	Connected to GND of the circuit.
2	CP1	0	Clock output 1	This terminal outputs clock signal that is a reverse phase of CP2 with Duty 1/2, 1/2 frequency of oscillation frequency
3	V _{DD}	Power supply	V _{DD} apply	-15V is applied.
4	CP 2	0	Clock output 2	This terminal outputs clock signal that is a reverse phase of CP 1.
5	OX 3	0	C and R is connected.	In case of separate excitation, OX3 and OX2 are opened and OX1 is set to OSC input.
6	OX 2	0		
7	OX 1	1		
8	V _{GG} OUT	0	V _{GG} voltage output.	-14V is output. (V _{DD} = -15V) V _{GG} OUT = 14/15V _{DD} .

Example of Oscillation Generation Circuit



Oscillation circuit of the MN3101 is composed of 2-stage inverter and oscillation frequency is defined by the time constant of C1 and R2 shown left.

Following is an example of C1, R1 and R2. Figure 1 shows f_{CP}* -R2 characteristics.

Example	Constant	R ₁ (Ω)	R ₂ (Ω)	C ₁ (pF)	f _{osc} ** (kHz)	f _{CP} * (kHz)
Example ①		0	5 k~1 M	33	15~1500	7.5~750
Example ②		22k	5 k~1 M	100	5.2~440	2.6~220
Example ③		22k	5 k~1 M	200	1.4~280	0.7~140

* Clock output frequency of CP1 or CP2 terminals.

** Oscillation frequency of OX1, OX2 and OX3.

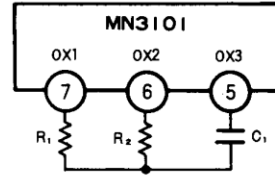
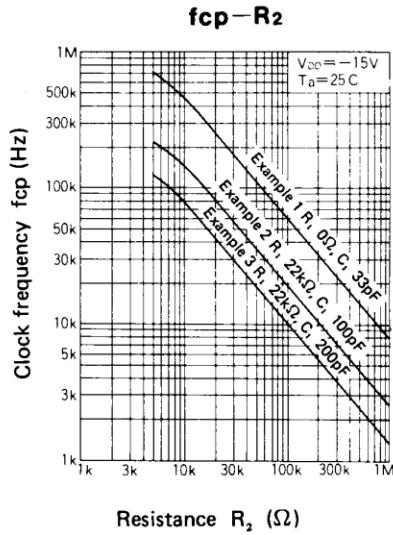


Figure 1 Example of characteristics of clock oscillation frequency.

The maximum clock frequency

The upper limit of the value of clock frequency is determined depending on the load capacitance and power consumption.

The permissible dissipation for this LSI is $P_D = 200mW$.

If the clock frequency on the load capacitance is increased, the power consumption will be increased. (Refer to Figure 2.)

Accordingly, in order to utilize the MN3101 with dissipation less than the permissible value, it is necessary to select adequate values for the clock frequency and load capacitance.

Figure 3 shows an example of the dependence of the maximum clock frequency on the load capacitance in $P_D = 150mW$.

By connecting a resistance to the clock output terminal, it is made possible to increase the value of the maximum clock frequency without increasing dissipation. (Refer to Figures 2 and 3.)

It is because the dissipation on the LSI side is lessened, as a part of the power consumption required for driving the load capacitance is consumed by the series resistance.

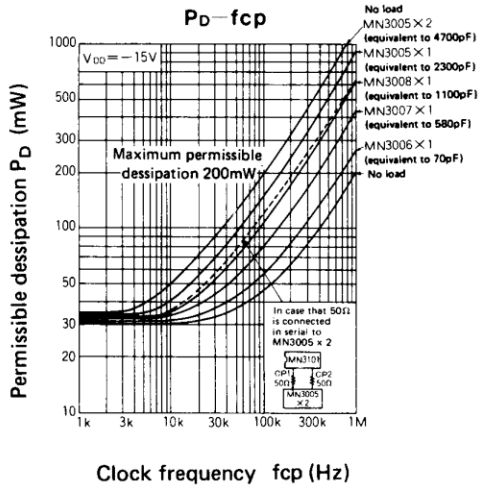


Figure 2 Example of the dependence of power consumption on the clock frequency.

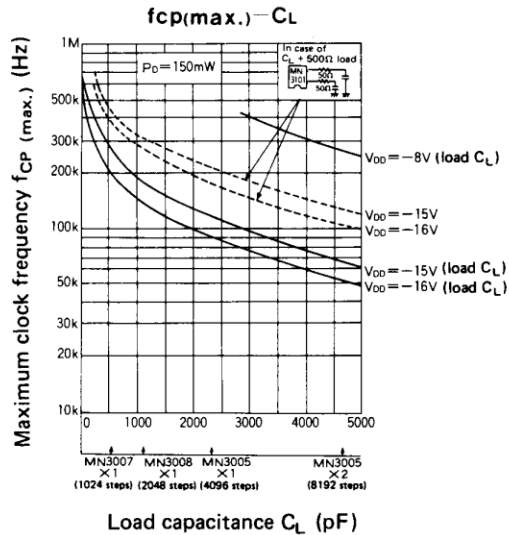


Figure 3 Example of the load capacitance characteristic of the maximum clock frequency in the power consumption of 150mW.